

PROGRAMA DE CURSO

Código	Nombre			
EL7039	SEMINARIO DE SISTEMAS DIGITALES			
Nombre en Inglés				
SEMINAR IN DIGITAL SYSTEMS DESIGN				
SCT	Unidades Docentes	Horas de Cátedra	Horas Docencia Auxiliar	Horas de Trabajo Personal
6	10	3	1,5	5,5
Requisitos			Carácter del Curso	
EL4102 Arquitectura de Computadores, EL3102 Sistemas Digitales			Electivo de línea de especialización Electivo de posgrado	
Resultados de Aprendizaje				
Este curso permite al alumno adquirir la competencia de diseñar e implementar Sistemas Digitales de mayor envergadura considerando los dispositivos y herramientas existentes en la actualidad. Para ello, se complementan los conceptos básicos adquiridos en el primer curso de Sistemas Digitales (EL4002) y se entregan las herramientas para enfrentar problemas prácticos de diseños complejos considerando las herramientas y dispositivos ofrecidos actualmente en el mercado.				

Metodología Docente	Evaluación General
De acuerdo a lo entregado en las clases expositivas, el alumno desarrollará proyectos de diseño (5 a 6 Tareas en el Semestre) que irán de menor a mayor en cuanto a su complejidad, utilizando diferentes herramientas de diseño CAD (<i>Computer Aid Design</i>) disponibles tanto en la Web como en el Laboratorio. Durante el curso, se utilizarán las siguientes herramientas CAD: <ul style="list-style-type: none"> • <i>Active HDL</i> de ALDEC • <i>ModelSim PE</i> de MENTOR • <i>Quartus II</i> de Intel FPGA (ex ALTERA) • <i>ISE</i> y <i>VIVADO</i> de Xilinx 	Se realizarán Ejercicios, Tareas (Proyectos de Diseño), Controles y Examen. Además, para el último proyecto del Semestre, los alumnos trabajarán en grupos de 2 a 3 personas y harán una presentación de los resultados.

Unidades Temáticas

Número	Nombre de la Unidad	Duración en Semanas
1	Introducción al Diseño en Sistemas Digitales	3 semanas
Contenidos	Resultados de Aprendizajes de la Unidad	Referencias a la Bibliografía
1. Repaso y Complemento Materias Sistemas Digitales 1.1. Mapa de Entrada Variable (MEV) 1.2. Minimización de Funciones Booleanas: Método de Quine-McCluskey 1.3. Mnemónicos Polarizados	Repasar y complementar los conceptos básicos de sistemas digitales orientados al diseño.	[1] Wakerly: Capítulos 1, 2, 3 y 4 [2] Fletcher: Capítulos 2 y 3 [7] Becher: Capítulo 7

Número	Nombre de la Unidad	Duración en Semanas
2	Diseño de Sistemas Digitales Combinacionales	4 semanas
Contenidos	Resultados de Aprendizajes de la Unidad	Referencias a la Bibliografía
2.1. Tecnologías TTL/CMOS 2.2. Descomposición Funcional 2.2.4. Descomposición Funcional Disjunta Simple 2.2.5. Descomposición Funcional Disjunta Compleja 2.3. Diseño con Multiplexores y Decodificadores (MSI) 2.4. Diseño con ROM y PLA (LSI) 2.5. Lenguaje HDL Verilog en Sistemas Combinacionales	Analizar, diseñar e implementar Sistemas Combinacionales (sin elementos de memoria) considerando los diferentes niveles de integración.	[1] Wakerly: Capítulo 3, 4, 5 y 6 [7] Becher: Capítulo 8 [3] Ashenden: Capítulos 2, 3 y 6

Número	Nombre de la Unidad	Duración en Semanas
3	Diseño de Sistemas Digitales Secuenciales	4 semanas
Contenidos	Resultados de Aprendizajes de la Unidad	Referencias a la Bibliografía
3. Sistemas Secuenciales 3.1. Minimización de Estados 3.1.1. Máquinas Parcialmente Especificadas 3.2. Diseño de Sistemas Secuenciales Síncronos 3.2.1. Método Convencional 3.2.2. Método de las Transiciones 3.3. Diseño de Sistemas Secuenciales Asíncronos 3.4. Hazards en Sistemas Digitales 3.5. Diseño con Multiplexores y Decodificadores (MSI) 3.6. Diseño con ROM y PLA (LSI) 3.7. Diseño con CPLD y FPGA (VLSI) 3.8. Diseño "Bit-Slice" 3.9. Lenguaje HDL Verilog en Sistemas Secuenciales	Analizar, diseñar e implementar Sistemas Secuenciales Síncronos y Asíncronos (con elementos de memoria) considerando los diferentes niveles de integración.	[1] Wakerly: Capítulos 7 y 8 [2] Kohavi: Capítulos 10 y 11 [3] Ashenden: Capítulos 4 y 10

Número	Nombre de la Unidad	Duración en Semanas
4	Diseño de Sistemas Digitales de Múltiples Entradas de Control (Sistemas Complejos)	4 semanas
Contenidos	Resultados de Aprendizajes de la Unidad	Referencias a la Bibliografía
4.1. Enfoque Sistema Controlador/Sistema Controlado 4.2. Fases de Diseño de un Controlador Multi-Entradas 4.3. Diagrama MDS ("Mnemonic Documented Diagram")	Analizar, diseñar e implementar Sistemas Digitales de Múltiples Entradas Síncronas y Asíncronas de mayor envergadura. Implementaciones con CPLD/FPGA. Introducción a los Sistemas	[1] Wakerly: Capítulo 9 [2] Fletcher: Capítulos 7, 8, 9 y 10

Número	Nombre de la Unidad	Duración en Semanas
4.4.	Ejemplo Diseño "Vending Machine": Diseño Básico con Flip-Flops y Compuertas	Microprogramados "Bit-Slice"
4.5.	Ejemplo Diseño "Vending Machine": Diseño MSI/LSI	
4.6.	Ejemplo Diseño "Vending Machine": Diseño Verilog	
4.7.	Ejemplo Diseño "Vending Machine": Diseño FPGA	

Bibliografía General
<p>[1] John F. Wakerly, "Digital Design: Principles and Practices", Fourth Edition, Prentice Hall, 2006</p> <p>[2] William I. Fletcher, "An Engineering Approach to Digital Design", Prentice Hall, 1980</p> <p>[3] Peter J. Ashenden, "Digital Design: An Embedded Systems Approach Using VERILOG", Morgan Kaufmann Publishers, 2008</p> <p>[4] Randy H. Katz, Gaetano Borriello, "Contemporary Logic Design", Second Edition, Prentice Hall, 2005</p> <p>[5] M. Morris Mano & Charles R. Kime, "Logic and Computers Design Fundamentals", Fourth Edition, Prentice Hall, 2008</p> <p>[6] Zvi Kohavi, "Switching and Finite Automata Theory", Mc Graw Hill, 1980</p> <p>[7] William D. Becher, "Logical Design Using Integrated Circuits", Hyden Book Co., 1970</p>

Vigencia desde:	31 Enero 2018
Elaborado por:	Francisco Rivera
Revisado por:	