

Laboratorio #1

Circuitos Combinacionales

Profesor: Ricardo Finger

Auxiliar: Ariel Núñez

Ayudantes: Vicente Aitken, Gonzalo Alegría, Dante Carcamo, Diego Gonzalez, Lucas Hormazábal, Pilar Nilo

Objetivos

Esta experiencia tiene como objetivo entender la lógica de los circuitos combinacionales y algunos de sus parámetros físicos relevantes. Para esto, se realizará la implementación y análisis de un sumador de 1 bit de forma física, para la posterior simulación de un sumador de 8 bits a través del software SimulIDE.

Trabajo a realizar

Para realizar esta sesión de laboratorio se requiere:

- Protoboard.
- LEDs y resistencias entre $300[\Omega]$ y $1 [k\Omega]$.
- Circuitos Integrados Combinacionales de la familia 74: NOT (04), AND (08,11) y OR (32).
- Fuente de poder, Generador de funciones y Osciloscopio.
- Cable Analizador Lógico
- Software *SimulIDE 0.4.15*¹
- Datasheets de los circuitos integrados combinacionales de la familia 74: NOT (04), AND (08,11) y OR (32). Disponible en material docente de U-Cursos.

A continuación se listan las actividades de la sesión. Realice el esquemático de los circuitos de forma ordenada y pruebe los componentes de su circuito a medida de que los usa, de este modo, facilitará el análisis posterior. Ante cualquier duda o problema que surja con el programa o las simulaciones, consulte a los ayudantes.

Trabajo presencial

P1.- Implemente y analice el sumador de 1-Bit de la Figura 1. Para esto:

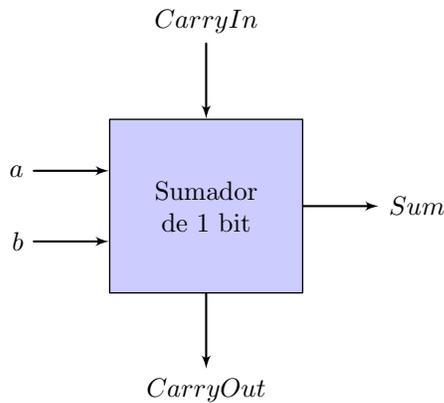
- a) Plantee el circuito esquemático con compuertas lógicas para las funciones del sumador S y C_{out} . No simplifique las expresiones:

$$S(a, b, C_{in}) = \bar{a} \cdot \bar{b} \cdot C_{in} + \bar{a} \cdot b \cdot \bar{C}_{in} + a \cdot \bar{b} \cdot \bar{C}_{in} + a \cdot b \cdot C_{in} \quad (1)$$

$$C_{out}(a, b, C_{in}) = a \cdot b + b \cdot C_{in} + a \cdot C_{in} \quad (2)$$

- b) Implemente el esquemático anterior en su protoboard. Recuerde que las compuertas necesitan una alimentación de $5[V]$ DC y conexión a tierra. Puede incluir una resistencia de aproximadamente 220Ω en serie con un LED en las salidas del sumador para tener un método de verificación visual rápido del funcionamiento del circuito.
- c) Verifique el comportamiento del circuito, asignando las diferentes entradas de acuerdo a la tabla de la Figura 1. Pruebe cada una de las combinaciones de entrada y reporte las respectivas salidas. Un ayudante debe verificar el funcionamiento haciendo uso del analizador lógico.

¹Link de Descarga: <https://www.simulide.com/p/downloads.html>



(a) Unidad de suma de 1-Bit

Entradas			Salidas	
a	b	C_{in}	S	C_{out}
0	0	0	0	0
0	0	1	1	0
0	1	1	0	1
0	1	0	1	0
1	1	0	0	1
1	0	0	1	0
1	0	1	0	1
1	1	1	1	1

(b) Tabla de verdad

Figura 1: Sumador de 1 bit

- d) Usando el esquemático diseñado en la parte a) calcule de forma teórica el retardo en la salida S para una transición de entradas $\{a, b, C_{in}\}_t \rightarrow \{a, b, C_{in}\}_{t+1}$, fijando dos de las tres variables y variando la otra.
- e) Para la transición de entradas anterior, y mida el retardo de la salida S con su osciloscopio. ¿Se compara con el obtenido en la parte d)? Pruebe y mida para el caso de transición de la salida High a Low y Low a High, ¿hay cambios en este? ¿Por qué?

Trabajo computacional

P2.- (2 Puntos) Implemente, analice y simule un sumador de 8 bits en el simulador de circuitos lógicos SimulIDE. Para esto:

- a) Basándose en el sumador de 1 bit previamente implementado, diseñe y simule un sumador de 1 bit (con Carry bits) en SimulIDE.
- b) Utilizando el sumador de 1 bit, implemente un sumador de 8 bits y verifique su funcionamiento. Para esto, se recomienda dejar un sumando fijo mayor que cero e ir variando el segundo sumando con señales cuadradas, de manera que el periodo del MSB (bit más significativo) dure el doble del siguiente bit, y así sucesivamente. Esto con el objetivo de probar las 16 entradas posibles en el segundo sumando.
- c) Una vez hecho el sumador de 8bits, identifique en que circunstancias ese se puede ver afectado por un error de Overflow. Visto este caso, diseñe e implemente un sistema que maneje el error mediante saturación.
- d) Identifique en qué condición se produce el mayor retardo en la salida, y estime cual es este retardo. De un ejemplo de dos sumandos que producen esta condición.

Resultados

Se debe entregar un informe resumiendo el trabajo realizado, los resultados obtenidos y un análisis sobre el correcto funcionamiento de los circuitos implementados. Sea conciso/a en su análisis e intente incluir figuras relevantes para este. La evaluación del informe comprende:

- *Trabajo realizado*, incluyendo resultado y análisis de estos; 80% .
- Aspectos formales: estructura, orden, redacción y ortografía. Se debe utilizar vocabulario formal y estilo académico; 20% .

El informe no debe sobrepasar las 10 páginas -sin contar anexos ni portada- y su entrega debe ser en formato *PDF* vía *U-Cursos - Tareas*. Debe anexar a su entrega los archivos *.simu* correspondientes.