

de circuitos digitales.

PROGRAMA DE CURSO

Código	Nombre					
EL 4002	Sistemas Digitales					
Nombre en	Nombre en Inglés					
			Digital Systems			
SCT		Unidades	Horas de	Horas Docencia	Horas de Trabajo	
		Docentes	Cátedra	Auxiliar	Personal	
6 10		10	3,5	2,0	4,5	
Requisitos Carácter del Curso					del Curso	
EL3001 Análisis y Diseño de Circuitos Eléctricos Obligatorio					atorio	
EL3004 Circuitos Electrónicos Analógicos (Simultáneo)						
Resultado de Aprendizaje del Curso						
Al termino	del	curso el estudiante	e demuestra que	diseña y analiza	circuitos digitales	

combinacionales y secuenciales. Además utiliza herramientas de simulación e implementación

Metodología Docente	Evaluación General		
La metodología de trabajo será activo- participativa, en donde se desarrollarán:	La evaluación permitirá que los estudiantes demuestren los resultados de aprendizaje alcanzadas en los distintos momentos del proceso de enseñanza, siendo éstos:		
	El examen dará cuenta del resultado de aprendizaje del curso.		



Unidades Temáticas

Número Nombre		e de la Unidad	Duración en Semanas		
1 Introducción a le		os Sistemas Digitales		4 Semanas	
Contenidos		Resultados de Aprendizaje de la Unidad		Referencias a la Bibliografía	
1. Comparar	circuitos digitales	El estudiante:		[1] Cap. 1, 2	
2. Dispositivo lógicos y la Circuitos in dispositivo	le circuitos analógicos. os digitales básicos, niveles a abstracción digital. ntegrados, convenciones y os lógicos programables. verdad y diagramas de	 Reconoce la importancia d sistemas digitales en la socied Clasifica familias lógicas y aplicaciones. Comprende caracterí eléctricas de circuitos digitales 	ad. sus	[2] Cap. 1- 3	
tiempo. Características eléctricas de compuertas, hoja de datos. Salidas de tres estados. Propiedades universales de las compuertas. Familias lógicas, consumo de potencia y software para el diseño digital.		4. Utiliza códigos y representad de números.	ciones		
-	ación de números negativos, punto flotante, sta.				
5. Códigos pa errores.	ara detectar y corregir				



Núme	ero	Nombre de la Unidad Durad			ción en Semanas	
2 Diseño y An		nálisis de Circuitos		5 Semanas		
Comb			inaci	onales		
Contenidos		Re	sultados de Aprendizaje de	e la	Referencias a	
					la Bibliografía	
2. Alge anál com está mini Mini (SoP 3. Repri func Karn prog Dise Bool espe 4. Disp Com impl Bool mult com sum. Disp	inición ebra de lisis y hibinació ándar elitérmir imizaciónes naugh. gramaceño de ositivo hibinaciólement eleanas. Itiplexo hadores ositivo D, PAL,	de circuito combinacional. Boole y su aplicación al diseño de circuitos onales. Representación de funciones lógicas, nos y maxitérminos. ón en suma de productos oducto de sumas (PoS). Esción y minimización de Booleanas en Mapas de Método de minimización de Método de minimización de Quine-McCluskey. circuitos para funciones incompletamente das y con múltiples salidas. Es de Lógica onal y su utilización para ración de funciones Decodificadores, res, OR exclusivo, ores, memorias, so con y sin carry, buffers. Es de lógica programable PLA, GAL, CPLD, FPGA).	El est 1. 2. 3. 4.	tudiante: Aplica álgebra de Boole simplificar circ combinacionales. Representa y simp funciones Booleanas en Maria de Karnaugh. Representar y simp funciones Booleanas métodos tabulares. Diseña y analiza circ combinacionales.	para cuitos lificar dapas lificar con cuitos cuitos	
desc a cir 6. Pelig circu	cripciór rcuitos gros e uitos	n de hardware y aplicación combinacionales. státicos y dinámicos en digitales. Diseño de				
circu	uitos lik	ores de peligros.				



Νú	ímero					ción en Semanas
3 Diseño y Análisis d		le Cir	cuitos Secuenciales		6 Semanas	
Contenidos		Re	sultados de Aprendizaje de	e la	Referencias a	
			Unidad		la Bibliografía	
		de circuitos secuencial.		tudiante:		[1] Cap. 8, 11-
1		es básicas de flip-flops:	1.	Diseña y analizar ciro secuenciales síncronos	cuitos V	17 [2] Cap. 4, 7, 8
	memorias,			asíncronos.	у	[2] Cap. 4, 7, 8
	desplazam	•	2.	Realiza aplicaciones básica	is de	
		s, contadores.		flip-flops.		
		y análisis de Circuitos	3.	Simplifica circuitos secuen		
		es síncronos. Modelos de		mediante reducción de tabl	as de	
		oore. Diagrama de estado, estado, minimización de	1	estado. Aplica diseño de circ	cuitos	
		de estado (estados	4.	combinacionales y secuen		
	equivalent	, , , , , , , , , , , , , , , , , , , ,		en sistemas basados	en	
	asignación	de estados, tabla de		microprocesadores.		
		de estados, elementos de	5.	Diseña circuitos digitales		
	memoria.	مام مام مسائم مام		de peligros y pulsos espurios	5.	
	Lenguajes hardware	de descripción de y aplicación a circuitos				
	secuencial					
5.	Diseño y	análisis de Circuitos				
		es Asíncronos. Circuitos				
		en modo fundamental.				
		ransición de estados. Tabla Ciclos, carreras y carreras				
	-	Asignación de estados				
		múltiples filas o fila				
	compartid					
	-	es a microprocesadores.				
	Arquitectu					
1	microproce direccione					
		s y datos. miento, lectura/escritura				
1		ria y diseño de bloque				
	decodifica					
	-	utilizando FPGA.				
1		en circuitos secuenciales.				
	y pulsos es	circuitos libres de peligros purios.				
	, paisos es					



Bibliografía

Bibliografía Básica

- [1] ROTH, C. Fundamentals of Logic Design. Thomson-Engineering, 2006.
- [2] WAKERLY, J. Digital Design: Principles & Practices. Prentice Hall, 2006.

Bibliografía Complementaria

- [3] BREEDING, K. Digital Design Fundamentals. Prentice Hall, 1989.
- [4] FLOYD, T.L. Fundamentos de Sistemas Digitales. Sexta Edición. Prentice Hall, 1998.
- [5] GAJSKI, D. Principios de Diseño Digital. Prentice Hall, 1997.
- [6] HILL, F., PETERSON, G. *Introduction to Switching Theory and Logical Design*. John Wiley & Sons, 1981.
- [7] KOHAVI, Z. Switching and Finite Automata Theory. McGraw Hill, 1970.
- [8] MANO, M. Logic and Computer Design Fundamentals. Prentice Hall, 2004.
- [9] PETERSON, W., WELDON, F. *Error-Correcting Codes*. MIT Press, Cambridge, 1972.
- [10]SHU, L., COSTELLO, DJ. Error Control Coding. Segunda Edición. Prentice Hall, 2004.
- [11]TOCCI, R.J. Sistemas Digitales: Principios y Aplicaciones. Prentice Hall, 1996.

Vigencia desde:	1 de Marzo 2009
Elaborado por:	Nicolás Beltrán
	Claudio Pérez
	Javier Ruiz del Solar