

CC4301 Arquitectura de Computadores

Control 2 - Primavera 2010

Pregunta 1: Conceptos (2 puntos)

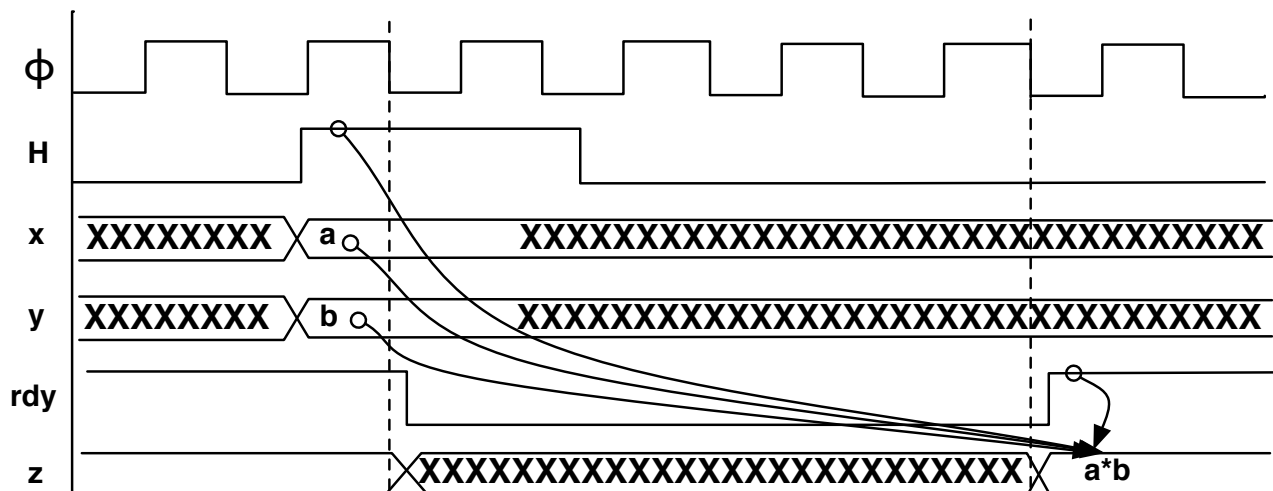
- Como Double Data Rate RAM logra a doblar la velocidad de transferencia ? (0.4 puntos)
- Que es un controlador de entrada y salida y por que se necesita? (0.4 puntos)
- En SPARC, que pasa con la instrucción después de un branch y por que? (0.4 puntos)
- Por qué se necesita poder deshabilitar interrupciones de hardware? (0.8 puntos)

Pregunta 2: (2 puntos)

Queremos agregar una instrucción de multiplicación de enteros sin signo **MUL** a M32. Esta utiliza el mismo formato de instrucción de ADD:

MUL reg_s, val, res_d

El operando val puede ser un registro o un valor inmediato de 13 bits. Para implementar esta instrucción se usa el ultimo multiplicador en serie que hemos visto en clase, con el diagrama de tiempo siguiente:



Este circuito entrega un valor de 64 bits, mientras que los buses en M32 solo son de 32 bits. Cuando el resultado cabe en 32 bits, se tiene que truncar a 32 bits. Cuando el resultado no cabe en 32 bits, se tiene que truncar a 32 bits y señalar que hay un overflow.

A) Modifique la arquitectura física de M32 para que la unidad de control sea capaz de realizar **MUL** por medio del circuito mas arriba. Haga un dibujo con la nueva arquitectura mostrando los circuitos que agregas o modifies (buses, señales de control, líneas de entrada a la unidad de control et cetera).

B) Indique el numero de estados que se necesita para ejecutar **MUL** y luego para cada uno de estos especifique las señales de control emitidas por la unidad de control. Señala también para cada estado cómo se calcula el estado para el próximo ciclo.

Pregunta 3: (2 puntos)

Se tiene una maquina con una CPU con un bus de direcciones de 22 bits de ancho y un bus de datos de 16 bits de ancho.

Se desea implementar 1MB de memoria RAM en el sistema, para lo cual se disponen varios chips de SRAM de 16Kx8b. Ademas, debido a la arquitectura de la maquina, se requiere que el espacio de direcciones [256K, 384K[esta reservado para la carga de rutinas de booteo, las cuales están guardadas en un chip ROM de 128Kx16b.

Diseñe el circuito que implemente 1MB de memoria RAM con las restricciones mencionadas anteriormente. Haga el diagrama de circuito para este computador mostrando el procesador, SRAM, ROM, buses de datos, dirección y control, más toda la lógica adicional que se requiera para seleccionar, leer y escribir adecuadamente los módulos de memoria.