

# CC4301 Arquitectura de Computadores

## Solución Auxiliar 12

Prof. Aux.: Gaspar Pizarro V.

4 de diciembre de 2012

### 1. P3 Examen 2011-1, parte a

La tabla 1 muestra un extracto del contenido de un caché de 64 KB de 2 grados de asociatividad y líneas de 16 bytes. El computador posee un bus de direcciones de 20 bits. El caché se organiza en 2 bancos, cada uno con 4096 líneas. Por ejemplo en la línea 4f2 (en hexadecimal) del banco izquierdo se almacena la línea de memoria que tiene como etiqueta 04f2 (es decir, la línea que va de la dirección 04f20 en hexadecimal a la dirección 04f2f).

	Banco 1		Banco 2	
línea	etiq	cont	etiq	cont
301	4301		2301	
4f2	04f2		a4f2	
c36	dc36		1c36	

Cuadro 1: Estado de un caché

Un programa accede a las siguientes direcciones de memoria: a4f28, dc360, 53014, 2301c, 1c360, ec368, 84f20, dc36c, con un caché vacío. Conteste:

a)Cuál es la porción de la dirección que se usa como etiqueta.

Considérese una dirección  $a_4a_3a_2a_1a_0$  (en hexadecimal). La etiqueta en un caché consiste de la posición en el caché y cuántas “vueltas” se le ha dado al caché. Entonces, como se tiene que las líneas del caché son de  $16 = 2^4$  bytes, entonces los últimos 4 bits de una dirección de memoria no van en la etiqueta. Entonces, en este caso, la etiqueta se compone de los dígitos hexadecimales  $a_4a_3a_2a_1$ .

b)Cuál es la porción de la dirección que se usa para indexar el caché.

La porción de la dirección que se usa para indexar es el offset que tiene la dirección con respecto al número de líneas del caché, es decir, si la memoria tiene  $L_m$  “líneas” (conjuntos de bytes del tamaño del caché) y el caché tiene  $L_c$  líneas, la línea del caché en la que va una línea de la memoria es  $\text{mod}(L_m, L_c)$ . Esto significa que en este caso, como el caché tiene  $4096 = 2^{12}$  líneas, entonces se deben usar los últimos 12 bits relevantes de una dirección para indexar en el caché, y como las líneas del caché son de 16 bytes, los últimos 4 bits de la dirección no son relevantes, entonces la porción usada para indexar en el caché es  $a_3a_2a_1$ .

c) Qué accesos a la memoria son aciertos en el caché y cuáles son desaciertos, mostrando un posible estado final del caché.

Primero veamos cómo obtener el índice y la etiqueta de la dirección, para saber donde poner el caché. La tabla 2 muestra las direcciones pedidas.

Y el caché puede quedar como muestra la tabla 3.

	a4f28	dc360	53014	2301c	1c360	ec368	84f20	dc36c
etiqueta	a4f2	dc36	5301	2301	1c36	ec36	84f2	dc36
índice	4f2	c36	301	301	c36	c36	4f2	c36
exito?	no							

Cuadro 2: Estado de un caché

línea	Banco 1		Banco 2	
	etiq	cont	etiq	cont
301	5301		2301	
4f2	04f2		a4f2	
c36	dc36		ec36	

Cuadro 3: Estado final de caché

Es importante que el como este es un caché de dos grados de asociatividad, funciona como “dos cachés”, de forma que si se llama a direcciones de igual índice en el caché, se puede poner una dirección en una línea del caché y la otra dirección en la otra línea del caché. Entonces, cuando llega una tercera línea al caché, se debe sobrescribir una de las dos líneas almacenadas en este. En este ejemplo se muestra la política LRU (least recently used) de eliminación de líneas del caché, esto es que en la subsecuencia de direcciones dc360, 1c360, ec368 y dc36c se tiene que primero se guardan dc360 y 1c360. Luego, cuando llega 1c360, se “echa” la línea más vieja, que es la dc36. y entonces cuando llega dc36c, se tiene que eliminar la línea más vieja de nuevo, que es la 1c36, y por eso no aparece en el estado final del caché. Nótese también que si la política de eliminación hubiera sido MRU (most recently used), entonces no se hubiera borrado la línea dc36, y cuando se hubiera preguntado por la dirección dc36c, esta ya estaría en el caché, de forma que no hubiera sido otro *miss*, como todos los demás accesos.