

CC4301 Arquitetura de Computadores

Auxiliar 9

Prof. Aux.: Gaspar Pizarro V.

10 de noviembre de 2012

1. P1 Control 3 2012-1

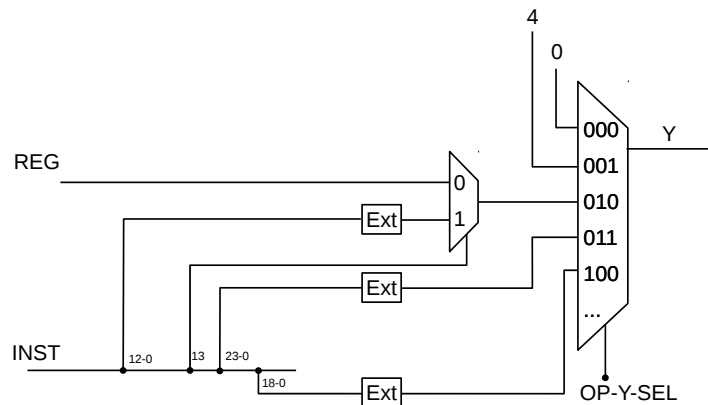


Figura 1: Y-SEL modificado para LDRPC

Para implementar LDRPC se modifica Y-SEL, como muestra la figura 1, agregando una señal más a OP-Y-SEL, de forma que ahora OP-Y-SEL es de 2 bits y el multiplexor asociado es de 8 entradas (solo se muestran las relevantes). Como Y es de 32 bits, todas sus entradas son de 32 bits, incluyendo las entradas 0 y 4. La otra parte de la modificación es que con el nuevo OP-Y-SEL, que se asocia a la señal entrada 100 del multiplexor, se conecta a esa entrada los 18 bits menos significativos de INST, previa extensión a 32 bits. Finalmente a las señales de control se agrega a Y-SEL la señal @LDRPC. Las señales de control para la instrucción LDRPC son:

Ex1 OP-Y-SEL←@LDRPC OP-ALU←@ADD WR-SR←1 WR-AR←1 OP-ABI←@W
EN-A←1.

Ex2 OP-DBI $\leftarrow$ @LDW SEL-D $\leftarrow$ 1 WR-Rd $\leftarrow$ 1 OP-ABI $\leftarrow$ @W EN-A $\leftarrow$ 1.

2. P2 Control 3 Otoño 2012

2.1.

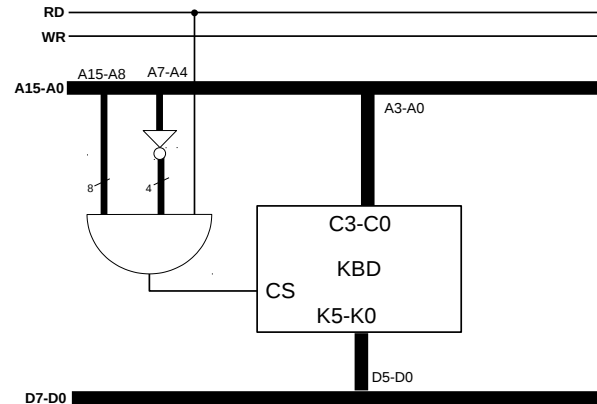


Figura 2: Conexión de KBD a procesador

2.2.

```
int consultar_teclea(int fila, int col)
{
    char *c = (char*)(0xFF00+col);
    return !((*c)&(1<<fila)==0);
}
```

2.3.

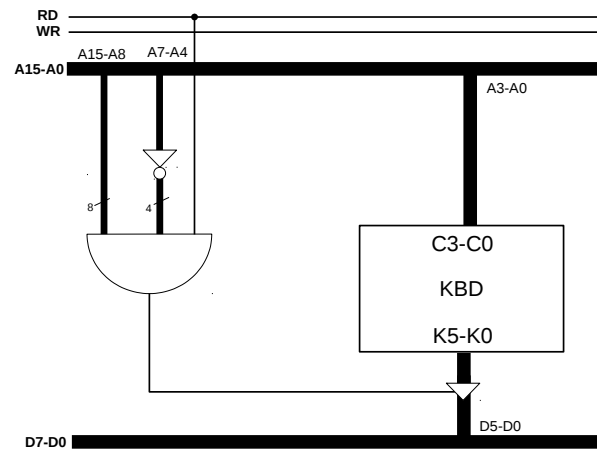


Figura 3: Conexión de KBD a procesador

(Sí, así de simple)