

EL3004-Circuitos Electrónicos Analógicos

Clase No. 6: Transistores MOSFET

Marcos Diaz

Departamento de Ingeniería Eléctrica (DIE)
Universidad de Chile

Septiembre, 2011

- 1 Repaso Clase #5
- 2 Metal-Oxide-Semiconductor FET (MOSFET)
 - Descripción
 - Determinación de I_D
- 3 FET de Juntura (JFET)

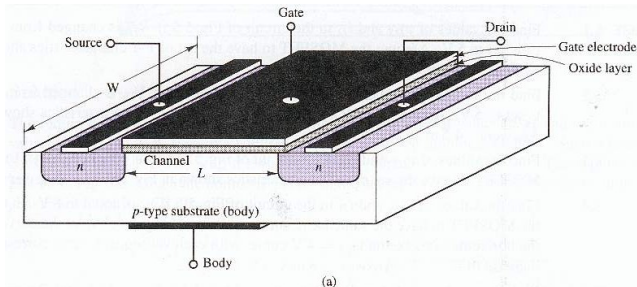
Resumen Clase #5

- Estructura y operación del transistor BJT
 - Características Físicas
 - Región activa
 - Flujos de huecos y electrones
 - Características I-V
 - Ganancia de corriente

Metal-Oxide-Semiconductor FET (MOSFET)

MOSFET Enhancement de Canal n

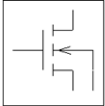
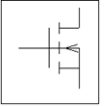
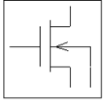
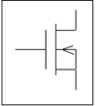
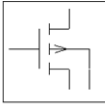
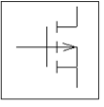
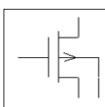
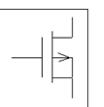
- Tiene cuatro terminales
- Usualmente el Substrato (o body) se conecta a la Fuente (o Source)
- Si el substrato es de tipo p el MOSFET será de **canal n** y vice-versa
- Existen de tipo **Enhancement** (como el de la figura) y **depletion** (donde se ha dopado el semiconductor bajo la capa aislante)



Metal-Oxide-Semiconductor FET (MOSFET)

Tipos de MOSFET

Nota: Existen en la literatura diversos símbolos para representar los dispositivos MOSFET indicados.

	<u><i>Enhancement</i></u>		<u><i>Depletion</i></u>	
	<i>Cuerpo libre</i>	<i>Cuerpo conectado a Fuente</i>	<i>Cuerpo libre</i>	<i>Cuerpo conectado a Fuente</i>
<i>Tipo n</i>				
<i>Tipo p</i>				

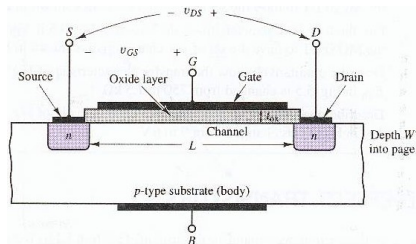
Metal-Oxide-Semiconductor FET (MOSFET)

● Estructura MOS

- Metal-Oxide-Semiconductor
- La estructura existente entre la compuerta (Gate) y el sustrato (Body)

● Compuerta define conducción

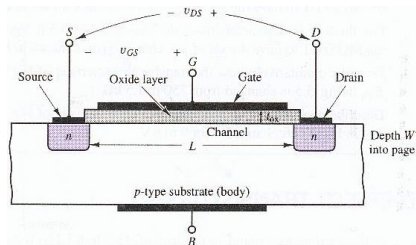
- Voltaje en la compuerta respecto al cuerpo
- Comienza a **atraer** portadores minoritarios (n) a la capa aislante
- Para un voltaje suficientemente alto se forma un canal de tipo n (Capa de inversión)
- Condición $V_{GB} > V_{TR}$
- Para voltajes de compuerta más grandes el canal será mayor
- $I_G = 0$



Metal-Oxide-Semiconductor FET (MOSFET)

Descripción

- Capa de Oxido es **aislante**
 - Resistencia (DC) de la compuerta muy alta
 - Corriente (DC) por la compuerta despreciable
 - Control del **encendido** del transistor: V_{GB} (Usualmente $V_{GB} = V_{GS}$)
 - En forma natural el Transistor MOSFET es un amplificador de **Transconductancia**
- Existen comportamientos capacitivos
 - A frecuencias **altas** la impedancia de compuerta puede ser baja
 - Las señales de alta frecuencia pueden **evitar** la alta resistencia

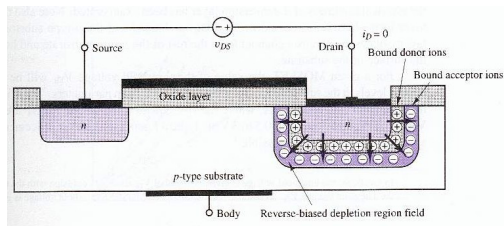


Metal-Oxide-Semiconductor FET (MOSFET)

Operación

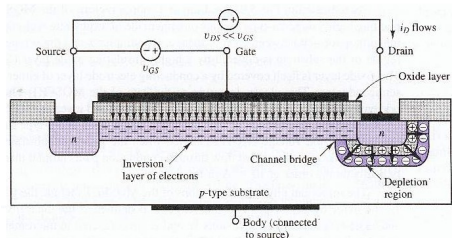
● Compuerta **abierta**

- No se forma canal
- Al aplicar V_{DS} no circula corriente
- Juntura Drenaje-Substrato en inversa
- Capa de agotamiento se extiende en juntura DC



● Compuerta **cerrada**

- Se forma canal
- Al aplicar V_{DS} existe paso de corriente
- Para voltajes V_{DS} pequeños el comportamiento es resistivo

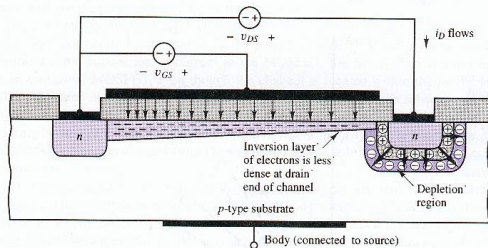


Metal-Oxide-Semiconductor FET (MOSFET)

Operación

● Compuerta **cerrada**

- Aumento de V_{DS} genera asimetría entre junturas Compuerta-Fuente y Compuerta-Drenaje
- Campo Eléctrico disminuye hacia el drenaje



● Asimetría en junturas

- Compuerta-Fuente
 - Voltaje en directa V_{GS}
 - Se inyectan portadores
- Compuerta-Drenaje
 - Voltaje directa $V_{GS} - V_{DS}$
 - Voltaje $\downarrow \Rightarrow$ campo eléctrico $\downarrow$
 - $\Rightarrow$ portadores minoritarios en la capa de inversión $\downarrow$
 - Existe "Pinch-Off", o estrechamiento total del canal: Corriente no cambia ante cambios de V_{GS}

MOSFET de canal n

Para el calculo de la corriente I_D necesitamos estimar la carga en el sustrato y los campos electricos impuestos externamente.

$$\rho_S = -q(N_{AS} + n_{pS}) \quad (122)$$

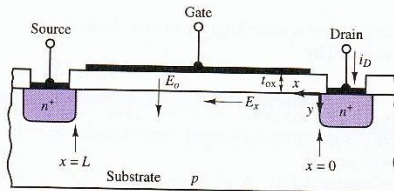
$$E_o = -\frac{\rho_S}{\epsilon_{ox}} = \frac{q(N_{AS} + n_{pS})}{\epsilon_{ox}} \quad (123)$$

$$n_{pS} = \frac{\epsilon_{ox} E_o}{q} - N_{AS} \quad (124)$$

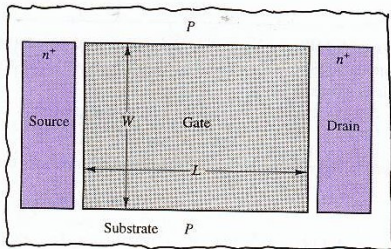
$$E_o(x) = \frac{V_{GS} - V(x)}{t_{ox}} \quad (125)$$

$$E_x(x) = -\frac{dV(x)}{dx} \quad (126)$$

$$J_S = q n_{pS} \mu_e E_x(x) \Rightarrow i_D = J_S W \quad (127)$$



(a)

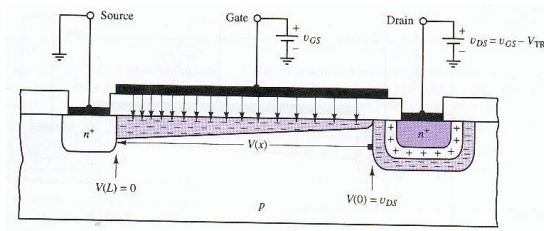


(b)

MOSFET de canal n

Así,

$$\begin{aligned}
 i_D(x) &= Wq\mu_e n_{pS} E_x(x) = Wq\mu_e \left[\frac{\epsilon_{ox} E_o}{q} - N_{AS} \right] E_x(x) \\
 &= W\mu_e \epsilon_{ox} \left[E_o - \frac{qN_{AS}}{\epsilon_{ox}} \right] E_x(x) \\
 &= -W\mu_e \epsilon_{ox} \left[\frac{V_{GS} - V(x)}{t_{ox}} - \underbrace{\frac{qN_{AS}t_{ox}}{\epsilon_{ox}}}_{V_{TR}} \right] \frac{dV(x)}{dx} \quad (128)
 \end{aligned}$$



MOSFET de canal n

Comportamiento en Región Lineal (V_{DS} pequeño)

La corriente es una función de x . Es posible encontrar una corriente promedio por el canal que toma en consideración esta distribución espacial. Así,

$$\int_{x=0}^{x=L} i_D dx = \int_{x=0}^{x=L} i_D(x) dx \quad (129)$$

$$i_D L = -\frac{W \mu_e \epsilon_{ox}}{t_{ox}} \int_{V(x=0)=V_{DS}}^{V(x=L)=0} [(V_{GS} - V_{TR}) - V] dV \quad (130)$$

$$i_D = 2 \left[\underbrace{\frac{\mu_e}{2} \frac{W}{L} \frac{\epsilon_{ox}}{t_{ox}}}_K \right] \left[(V_{GS} - V_{TR}) V_{DS} - \frac{V_{DS}^2}{2} \right] \quad (131)$$

La ecuación anterior es una ecuación parabólica que alcanza un máximo en:

$$i_{D \max} = K(V_{GS} - V_{TR})^2 \quad (132)$$

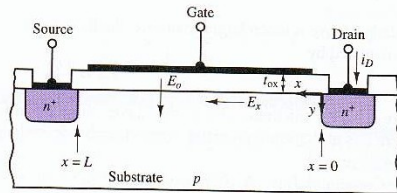
MOSFET de canal n

Comportamiento en Región Lineal (V_{DS} pequeño)

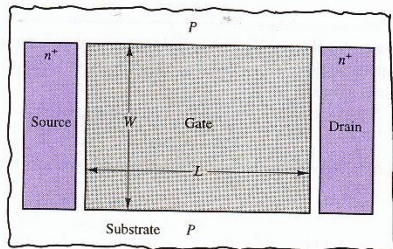
- V_{GS} debe ser mayor a V_{TR} para que se forme capa de inversión (o canal)
- Resistencia de encendido Drenaje-Fuente
 - Definido por el voltaje de encendido: $V_{GS} - V_{TR}$
 - Constante K

$$i_D \approx 2K (V_{GS} - V_{TR}) V_{DS} \equiv \frac{V_{DS}}{R_{DS(on)}}$$

$$V_{TR} \equiv qN_{AS} \frac{t_{ox}}{\epsilon_{ox}}; \quad K \equiv \frac{\mu_{\epsilon}}{2} \frac{\epsilon_{ox}}{t_{ox}} \frac{W}{L}$$



(a)



(b)

MOSFET de canal n

Ecuaciones de MOSFET

• Zonas

- Corte: $V_{GS} < V_{TR}$
- Lineal o triode:
 $V_{GS} \geq V_{TR}$ y
 $0 \leq V_{DS} \ll (V_{GS} - V_{TR})$
- Intermedia: $V_{GS} \geq V_{TR}$ y
 $0 \leq V_{DS} < (V_{GS} - V_{TR})$
- Saturación: $V_{GS} \geq V_{TR}$ y
 $V_{DS} \geq (V_{GS} - V_{TR})$

$$i_D = \begin{cases} 0 \\ 2K(V_{GS} - V_{TR})V_{DS} \\ 2K \left[(V_{GS} - V_{TR})V_{DS} - \frac{V_{DS}^2}{2} \right] \\ K(V_{GS} - V_{TR})^2 \end{cases}$$

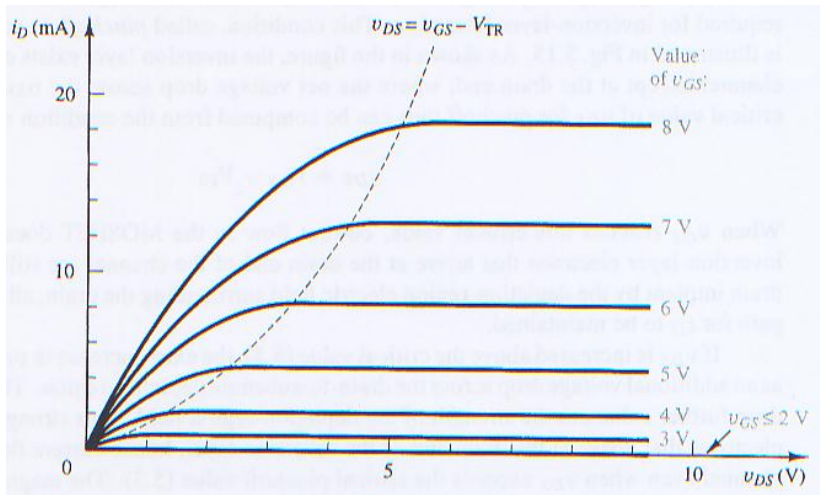
• Parámetros

- Voltaje de Threshold V_{TR} [V]
 - MOSFET de **Enhancement**: $V_{TR} > 0$
 - MOSFET de **Depletion**: $V_{TR} < 0$
- Ganancia zona de saturación K
 - $K > 0$ (canal tipo n)

$$\begin{aligned} &V_{GS} \geq V_{TR} \\ &V_{GS} \geq V_{TR}; 0 \leq V_{DS} \ll (V_{GS} - V_{TR}) \\ &V_{GS} \geq V_{TR}; 0 \leq V_{DS} < (V_{GS} - V_{TR}) \\ &V_{GS} \geq V_{TR}; V_{DS} \geq (V_{GS} - V_{TR}) \end{aligned}$$

MOSFET de canal n

Curvas



MOSFET de canal n

Ecuaciones de MOSFET (algunos efectos)

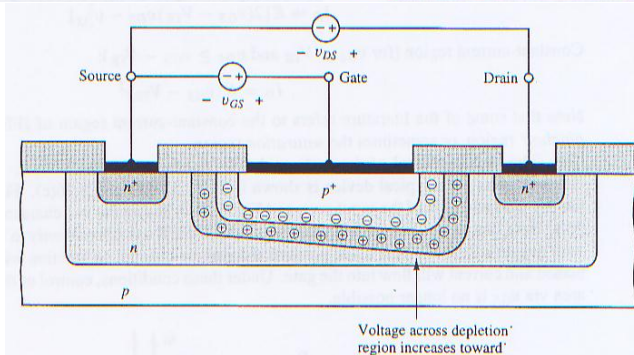
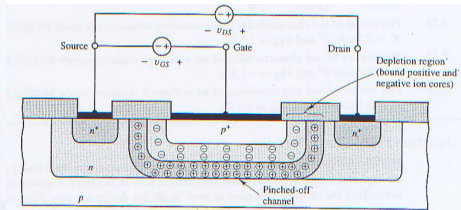
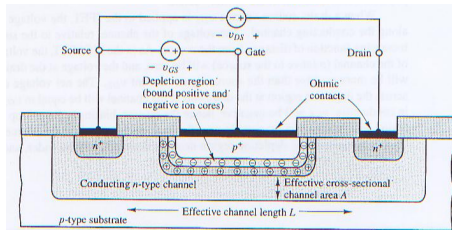
- Efecto Early

$$i_D = K (V_{GS} - V_{TR})^2 \left(1 + \frac{V_{DS}}{V_A} \right)$$

- Efecto del sustrato a potencial diferente que el de la fuente

$$V_{TR} = V_{TR_0} + \Delta V_{TR} = V_{TR_0} + \gamma \left(\sqrt{V_{SB} + 2\phi_F} - \sqrt{2\phi_F} \right)$$

- γ es un parámetro entre 0.3 y 1.0 [$V^{1/2}$]
- ϕ_F es la constante que depende del material denominada **potencial de Fermi**.

JFET de canal n 

JFET de canal n

Ecuaciones de JFET

• Zonas

- Corte: $V_{GS} < V_P$
- Triode: $V_{GS} > V_P$ y
 $0 \leq V_{DS} < (V_{GS} - V_P)$
- Corriente constante:
 $V_{GS} > V_P$ y
 $V_{DS} \geq (V_{GS} - V_P)$

$$i_D = \begin{cases} 0 & \\ 2 \frac{I_{DSS}}{V_P^2} (V_{GS} - V_P) V_{DS} & \\ 2 \frac{I_{DSS}}{V_P^2} \left[(V_{GS} - V_P) V_{DS} - \frac{V_{DS}^2}{2} \right] & \\ \frac{I_{DSS}}{V_P^2} (V_{GS} - V_P)^2 & \end{cases}$$

• Parámetros

- Voltaje de Pinchoff V_P [V]
 - JFET canal n : $V_P < 0$
 - JFET canal p : $V_P > 0$
- Ganancia zona de saturación K
 - $K > 0$ (canal tipo n)
 - $K < 0$ (canal tipo p)

$$V_{GS} \geq V_P$$

$$V_{GS} \geq V_P; 0 \leq V_{DS} \ll (V_{GS} - V_P)$$

$$V_{GS} \geq V_P; 0 \leq V_{DS} < (V_{GS} - V_P)$$

$$V_{GS} \geq V_P; V_{DS} \geq (V_{GS} - V_P)$$

JFET de canal n

Ecuaciones de JFET

Type of Device	V_{TR}	K	v_{GS}	v_{DS}	i_D	Constant-Current Region Condition
n -channel						
Enhancement-mode MOSFET	Pos.	Pos.	Pos.	Pos.	Pos.	$v_{DS} > v_{GS} - V_{TR}$
Depletion-mode MOSFET	Neg.	Pos.	Pos. or Neg.*	Pos.	Pos.	$v_{DS} > v_{GS} - V_{TR}$
JFET	Neg.	Pos.	Neg.	Pos.	Pos.	$v_{DS} > v_{GS} - V_{TR}$
p -channel						
Enhancement-mode MOSFET	Neg.	Neg.	Neg.	Neg.	Neg.	$v_{DS} < v_{GS} - V_{TR}$
Depletion-mode MOSFET	Pos.	Neg.	Neg. or Pos.**	Neg.	Neg.	$v_{DS} < v_{GS} - V_{TR}$
JFET	Pos.	Neg.	Pos.	Neg.	Neg.	$v_{DS} < v_{GS} - V_{TR}$

* $|i_D|$ increases with more positive v_{GS} .

** $|i_D|$ increases with more negative v_{GS} .