

Modelado de Hardware con Verilog

Verilog (y otros)

- Originalmente creado para simulación
- Descripción a nivel de compuertas o de comportamiento
- Sintaxis similar a C
- De naturaleza no secuencial

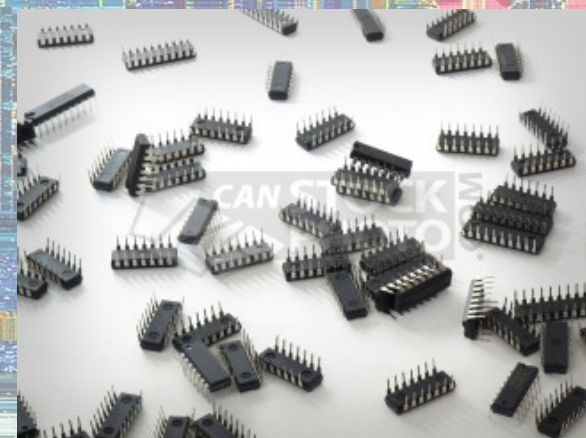
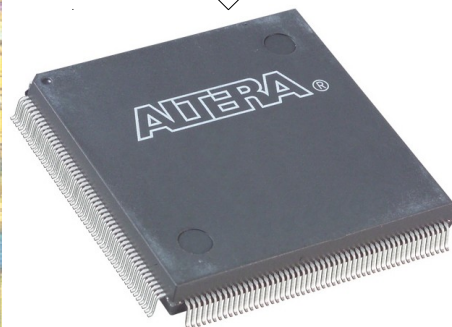
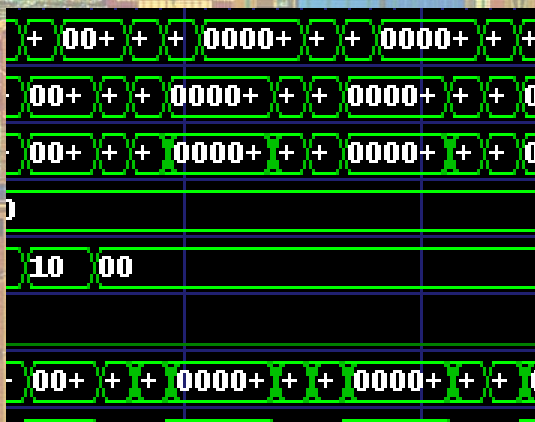
Etapas

Diseño

Simulación

Implementación
FPGA

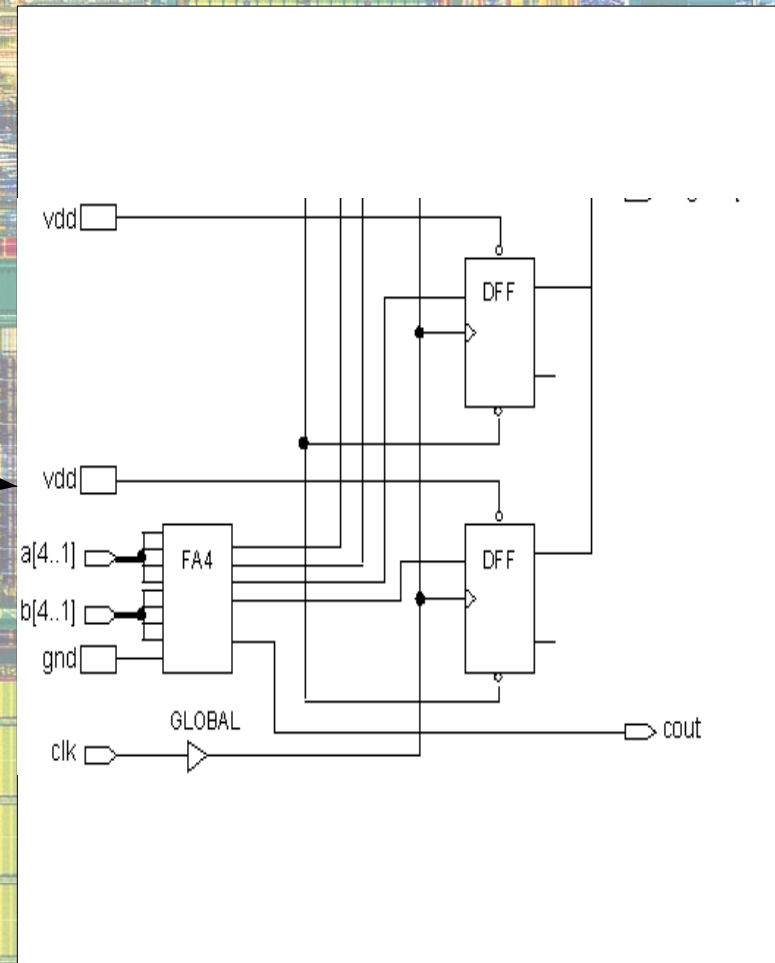
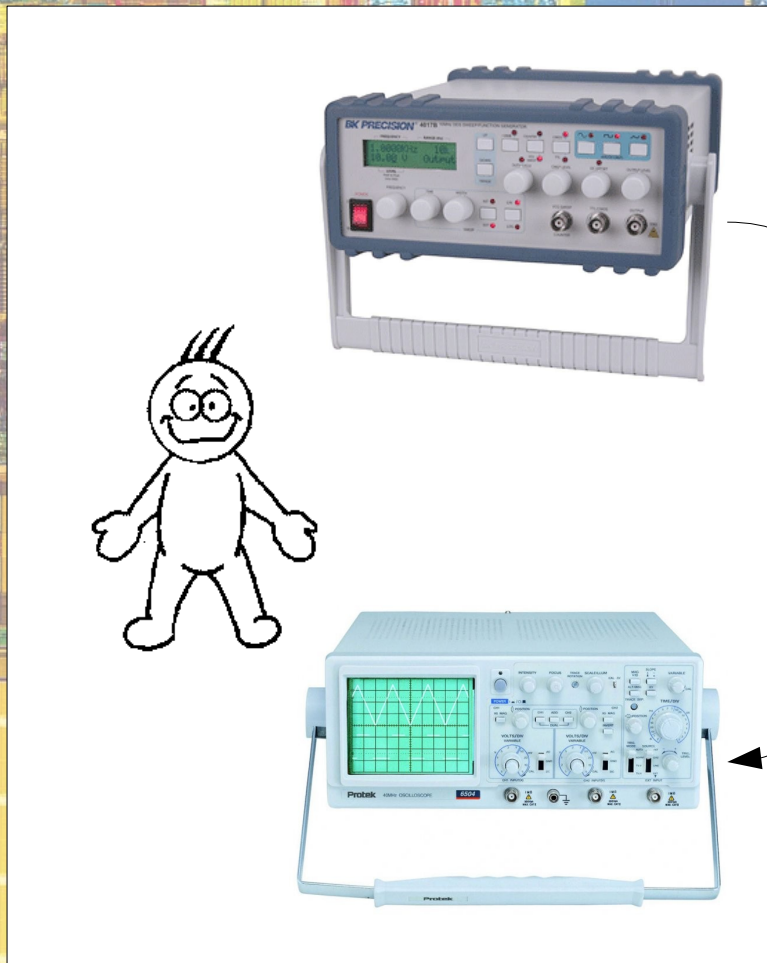
Construcción



Simulación


- Testbench

- Módulo





Instalación Icarus Verilog & GtkWave



Ejemplo #1

D flip-flop con reset asincrono



Ejemplo #2

Registro de carga paralela

Salida serial

The background is a complex, abstract collage of various colors and patterns, including stripes, grids, and organic shapes in shades of blue, yellow, red, and green. A large, bold black question mark is centered on the page.

Preguntas

¿?