

# Guia de Instalación y Uso de Icarus Verilog y GtkWave

Profesor: Claudio Estevez  
Auxiliar: Luis Alberto Herrera

April 15, 2011

## Abstract

Esta guía describe como instalar y utilizar las herramientas Icarus Verilog y GtkWave para poder simular diseños en verilog.

## 1 Introducción

Verilog es un lenguaje de descripción de hardware (HDL). Verilog posee distintos niveles de abstracción: es posible describir un circuito como conexiones de compuertas lógicas o a un nivel de comportamiento (behavioral). Los diseños en Verilog pueden ser sintetizados y fabricados, implementados en una FPGA o simulados en un computador. En este documento se describe como realizar el proceso de simulación.

Para simular se utilizan dos módulos, uno es el que se quiere probar mientras el otro, llamado testbench, es el que genera las señales y también actúa como “osciloscopio”.

Un buen tutorial puede encontrarse en <http://www.asic-world.com/verilog/veritut.html>, donde son especialmente relevantes los capitulos “Verilog In One Day” y “My first program in Verilog”.

## 2 Instalación

La instalación de Icarus Verilog y GtkWave es extremadamente sencilla, basta con bajarse el instalador desde [http://bleyer.org/icarus/iverilog-0.9.4\\_setup.exe](http://bleyer.org/icarus/iverilog-0.9.4_setup.exe). Al ejecutar el instalador debe aceptarse la licencia del programa (no hay problemas, es software libre) y utilizar todas las opciones que vienen por defecto.

## 3 Utilización

Como ejemplo puede bajar el programa `first_counter` disponible en u-cursos. Una vez que tenga los archivos `first_counter.v` y `first_counter_tb.v` en su computador abra una consola (“Menú inicio->Ejecutar”: `cmd`) y dirijase a la carpeta donde guardo los archivos (utilizando el comando `cd`).

### 3.1 Compilación

El primer paso para poder simular el diseño es compilarlo. Para ello utilizaremos el comando `iverilog`. Este comando recibe los archivos que debe compilar y con la opción `-o` se puede especificar donde se guarda el resultado. Por ejemplo:

```
> iverilog -o first_counter first_counter_tb.v
```

En este caso basta con especificar `first_counter_tb.v` ya que este incluye internamente a `first_counter.v`.

### 3.2 Ejecución

Para ejecutar nuestro diseño basta con utilizar el comando `vvp`. En nuestro caso:

```
vvp first_counter
```

Obtendremos la salida del programa. Si el programa exporta sus señales para visualizarlas también obtendremos un archivo llamado `first_counter.vcd`.

### 3.3 Visualización

Para visualizar las señales se utiliza el comando `gtkwave` pasandole como parámetro el archivo `vcd` generado.

```
gtkwave first_counter.vcd
```

Aparecerá ala derecha una jerarquía de módulos, hacemos click en `first_counter_tb` y abajo aparecerán las cuatro señales de ese modulo. Y las arrastramos a la caja inmediatamente a la derecha bajo la etiqueta **Signals** obteniendo una figura como la de la figura 1

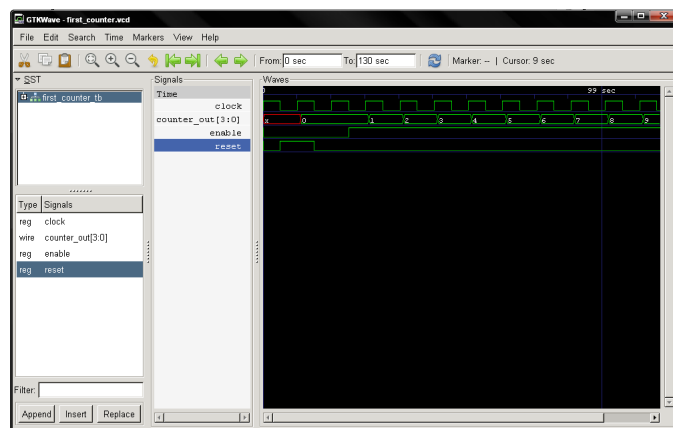


Figure 1: Señales en GtkWave