

semanas	Unidad	clase 1	clase 2	Tareas	Laboratorio		
jul-27	1	Intro	Unidad I			Intro	formalidades del lab y proyecto, reglas del juego
Aug 3	2	II	Unidad II			Clase	concepto básico de FPGA, flujo de diseño en Quartus II
10	3	II	Unidad II	Tarea 1		Clase	plantillas básicas y sintaxis, máquinas de estado, registros y redes combinacionales típicas
17	4	II	Unidad III			Lab	
24	5	III	Unidad IV			Lab	
31	6	III	Unidad V	Tarea 2		Lab	
			control 1				
sep-07	7	III	Unidad VI			Lab	puerto serial funcionando conectado con el PC
14	(fiestas patrias)						
21	8	III-IV	Unidad VI	Tarea 3		Clase	mandar mail 3 preferencias por grupo
28	9	IV	Unidad VII	Olimpiadas		Lab	
			control 2				
Oct. 5	10	IV				Lab	
12	11	IV	Unidad IX	feriado		Lab	
19	12	IV	Unidad X			Lab	
26	13	IV	Unidad X			Lab	interfase funcionando conectada a dispositivo externo
			Unidad X				
Nov. 2	14	V	unidad X	Tarea 4		Lab	
9	15	V				Lab	
16	16	V				Lab	puerto serial e interfase integrados a modelo del PIC, programa en assembler funcionando
				examen			