

## EL 42B PROCESAMIENTO DIGITAL DE LA INFORMACION

Semestre: Primavera 2009

Profesor: Claudio A. Pérez F. ([clperez@ing.uchile.cl](mailto:clperez@ing.uchile.cl))

Prof. Aux.: Alonso Astroza

### Contenidos

#### 1. Introducción a los sistemas digitales

El diseño de sistemas digitales, circuitos análogos versus digitales, dispositivos digitales básicos (compuertas). Abstracción digital. Circuitos integrados, convenciones, empaquetamiento, dispositivos lógicos programables, circuitos integrados para aplicaciones específicas ASIC. Instrumentos para el diseño. Niveles lógicos, tablas de verdad, diagramas de tiempo. Compuertas y señales lógicas: fan-in, fan-out, retardo de propagación, características eléctricas de circuitos integrados, hoja de datos. Propiedades universales de las compuertas. Familias lógicas, consumo de potencia. Software para el diseño digital.

#### 2. Representación de números y Códigos

Sistema binario, octal, hexadecimal, suma y resta en números no decimales, representación de números negativos, complemento de 1 y complemento de 2. Código binario, código Gray, código ASCII. Distancia en n-cubos. Códigos para detectar y corregir errores, distancias, paridad, códigos Hamming, códigos 2-D.

#### 3. Diseño y análisis de Circuitos Combinacionales

Definición de circuito combinacional. Álgebra de Boole: axiomas, teoremas de 1, 2 y n variables y su aplicación a circuitos combinacionales. Representación estándar de funciones lógicas, minterminos y maxiterminos. Simplificación de circuitos combinacionales mediante álgebra de Boole. Análisis de circuitos combinacionales mediante álgebra de Boole. Diseño de circuitos combinacionales en forma canónica (suma y producto canónico), minimización en suma de productos (SoP) o producto de sumas (PoS). Representación de funciones Booleanas en Mapas de Karnaugh. Minimización de circuitos mediante Mapas de Karnaugh de 1 a 6 variables. Implicantes primarios en Mapas de Karnaugh. Representación cúbica de funciones Booleanas. Método de minimización programada de Quine-McCluskey. Equivalencia entre el álgebra de Boole, mapas de Karnaugh y minimización programada. Tratamiento de funciones Booleanas incompletamente especificadas con mapas de Karnaugh y métodos de minimización programada. Funciones Booleanas con múltiples salidas.

#### 4. Dispositivos de Lógica Combinacional

Convertidores de códigos. Decodificadores, multiplexores, OR exclusivo, comparadores, memorias. Implementación de funciones Booleanas en base a decodificadores, memorias y multiplexores. Sumadores con y sin carry. Sumadores binarios en paralelo. Buffers. Dispositivos de lógica programable (PLD, PAL, PLA, GAL, CPLD, FPGA).

### 5. Diseño y análisis de Circuitos Secuenciales Síncronos

Definición de circuitos secuencial. Latch y flip-flop (SR, JK, D, T). Aplicaciones básicas de flip-flops: memorias, registros de desplazamientos, divisor de frecuencias, contadores. Síntesis y análisis de circuitos secuenciales síncronos. Modelos de Mealy y Moore. Diagrama de estado, tabla de estado, minimización de tablas de estado (estados equivalentes y compatibles), asignación de estados, tabla de transición de estados, elementos de memoria. Circuitos incompletamente especificados.

### 5. Diseño y análisis de Circuitos Secuenciales Asíncronos

Circuitos asíncronos en modo fundamental. Tabla de transición de estados. Tabla de flujo. Ciclos, carreras y carreras críticas. Asignación de estados mediante múltiples filas o fila compartida.

### 6. Peligros por “timing” y pulsos espurios.

Peligros estáticos y dinámicos. Diseño de circuitos libres de peligros y pulsos espurios.

### Bibliografía

- 1 Breeding K, "Digital Design Fundamentals", Prentice Hall, 1989.
- 2 Floyd T.L., "Fundamentos de Sistemas Digitales", Prentice Hall, 6ª Ed., 1998.
- 3 Gajski D, "Principios de Diseño Digital", Prentice Hall, 1997.
- 4 Hill F, Peterson G, "Introduction to Switching Theory and Logical Design", John Wiley & Sons, 1981.
- 5 Kohavi Z, "Switching and Finite Automata Theory", McGraw Hill, 1970.
- 6 Mano M, "Logic and Computer Design Fundamentals", Prentice Hall, 2004.
- 7 Peterson W, Weldon F, "Error-Correcting Codes", MIT Press, Cambridge, 1972.
- 8 Roth C, "Fundamentals of Logic Design", Thomson Learning, 2006.
- 9 Tocci R.J., "Sistemas Digitales: Principios y Aplicaciones", Prentice Hall, 1996.
- 10 Wakerly J, "Digital Design: Principles & Practices", Prentice Hall, 2006.

### Evaluación del curso:

La evaluación del curso se hará a través de 3 controles y un examen. Se realizará un mínimo de 4 tareas y además se realizarán 2 actividades de participación en clases evaluadas. Se realizarán interrogaciones en clases voluntarias. Para aprobar el curso se deberá tener nota superior a 4.0 tanto en controles/examen, como en tareas y en actividades de participación en clases. No se eliminarán tareas ni actividades de participación. Se eximen aquellos alumnos con notas superiores a 5.5 en cada una de las actividades del curso y que hayan realizado todas las actividades del curso.

La nota final  $NF=0.7NC+0.25NT+0.05AP$ , con  $NC=(C1+C2+C3+EX)/4$ ,  $NT$ =nota de tareas y  $AP$ =actividades de participación en clases.