

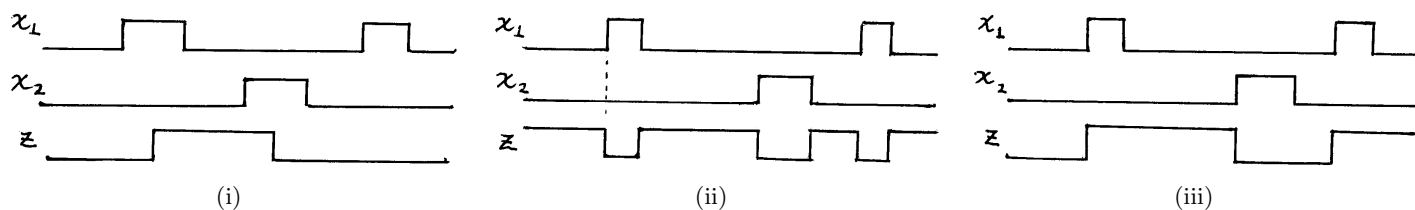
Control 3

EL42B – Procesamiento Digital de la Información

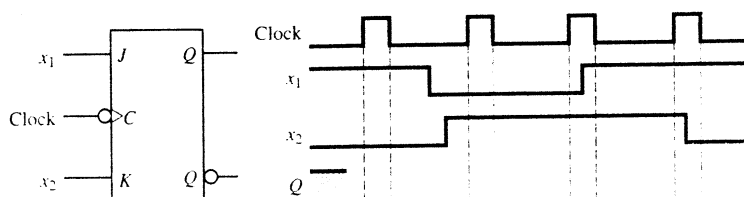
Fecha: 19 de Junio de 2009

1. Responda las siguientes preguntas fundamentando siempre su respuesta:

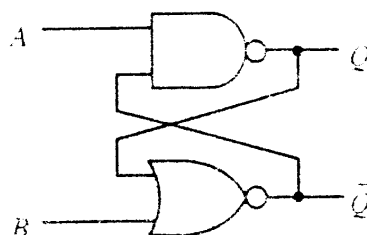
- (a) Se tiene un circuito con dos entradas, x_1 y x_2 , y una salida, z . Suponga que todas las compuertas lógicas que componen el circuito son ideales y de haber una señal de reloj esta no está sincronizada con los cambios en las entradas. Para las siguientes secuencias de entrada y salida, señale si el circuito corresponde a un circuito de lógica combinacional, un circuito de lógica secuencial síncrono o un circuito de lógica secuencial asíncrono. Señale el diagrama en el tiempo de la señal de reloj en el caso que corresponda.



- (b) Dibuje el circuito de un latch SR y describa una “condición de carrera.”
 (c) ¿Se puede caracterizar la “condición de carrera” de un latch SR por medio de su ecuación característica?
 (d) Para el flip-flop JK que se muestra en la figura, complete el diagrama de tiempo con la forma de onda de la salida Q .

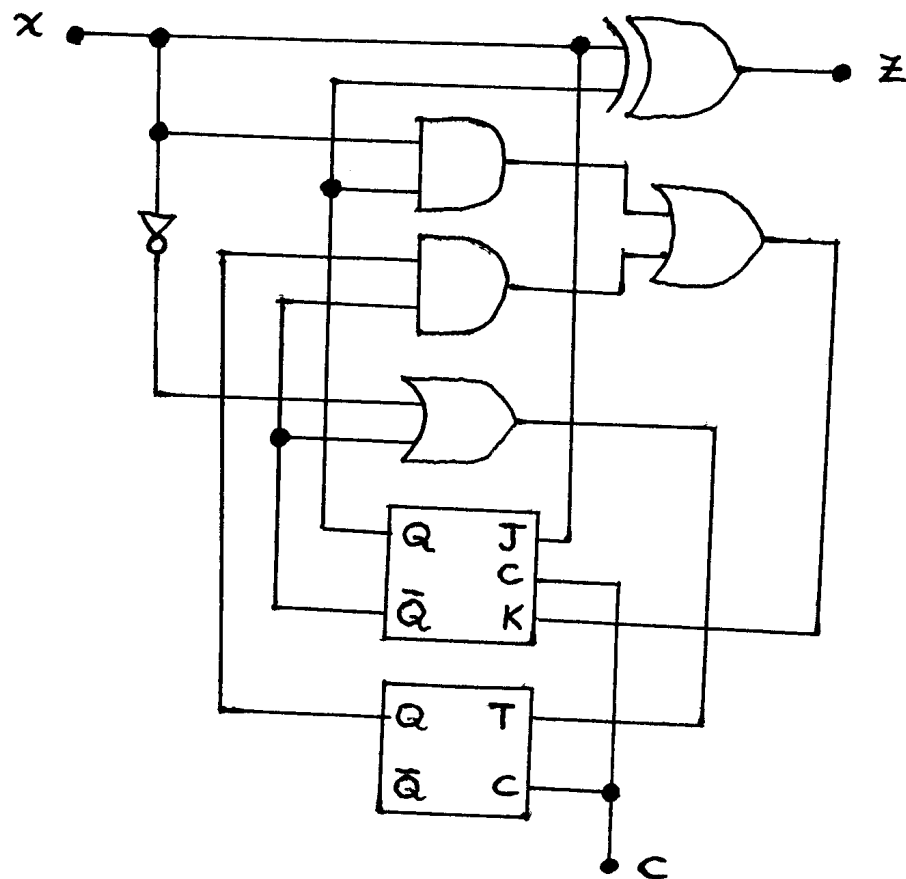


- (e) Encuentre la tabla de entradas, estado presente y estado próximo para el circuito latch de la figura y describa su comportamiento en palabras.



- (f) Construya un flip-flop D usando un flip-flop JK.
 (g) ¿Qué significa que un grupo de estados sean equivalentes?

2. Considere el siguiente circuito secuencial síncrono:



- Encuentre y dibuje el diagrama de transición estados asociado a este circuito. Considere y_1 e y_2 como las salidas de los flip-flops JK y T, respectivamente. Para la asignación de estados considere numeración tipo código Gray.
- Encuentre una representación de estados mínima y dibuje el diagrama correspondiente.
- Dibuje un circuito que implemente el diagrama de transición de estados reducido usando flip-flop(s) D.

3. Considere la siguiente tabla de transición de estados con las asignaciones que se señalan:

y_1	y_2	y_3		x	
				0	1
0	0	0	A	$B/0$	$D/0$
1	0	1	B	$A/0$	$C/1$
1	0	0	C	$D/1$	$C/0$
0	0	1	D	$B/1$	$E/1$
0	1	0	E	$C/0$	$A/0$
1	1	0	F	$E/0$	$F/1$

Encuentre las ecuaciones de lógica combinacional para implementar el diagrama de estados mediante un circuito secuencial síncrono usando flip-flops JK.