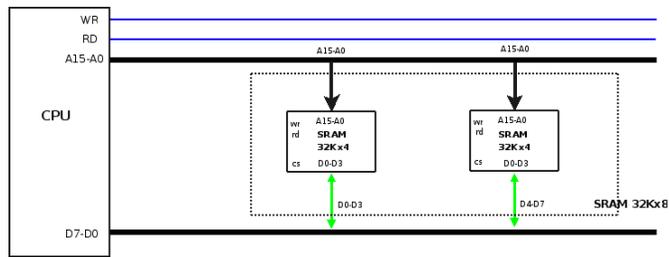


## Pauta P2 C2-2008: CPU CC41C

### Rodrigo Canovas

- Lo primero sera rescatar los datos:  
 $|BusdeDatos| = 8bits$   
 $|BusdeDireccion| = 16bits$
- El primer problema con el cual nos encontramos es que el ancho de memoria de los SRAM (4bits) no coinciden con el bus de datos. Para solucionar esto basta con colocar dos SRAM en paralelo (notar que segun el enunciado cada SRAM usa un total de 16KB).



(Notar que ahora tengo en total 32KB en memoria)

- Ahora necesitamos diseñar la interfaz para permitir direccionar el maximo de memoria SRAM posible.



entonces tenemos lo siguiente:

	$A_{15}$	$A_{14}$	$A_{13}$	$A_{12}$	$A_8 - A_0$	
	0	*	*	*	*	$[0, 32k[$
	1	*	*	*	*	
-	1	1	1	1	*	$[32k, 60k[$
	1	1	1	1	*	$[60k, 64k[$

- finalmente solo falta el diseño de la interfaz de memoria:

