

Universidad de Chile
Facultad de Ciencias Físicas y Matemáticas
Departamento de Ingeniería Eléctrica

Informe Final

EL64B

Alumno: Sebastián Valerio Guerrero
Profesor: Mauricio Bahamonde B.
Fecha: 2/4/2007

Placa Controladora DSP

La función de esta placa consiste básicamente en realizar la comunicación desde la placa de audio(entradas y salidas de audio) y la placa controladora de red (transmisión y recepción hacia una red Ethernet). Esta placa controladora DSP está compuesta por dos bloques:

- Bloque principal: compuesto por el DSP, alimentación y reloj del sistema.
- Bloque de memoria: compuesto por un microcontrolador, una memoria flash externa y comunicación serial.

La idea del bloque o módulo de memoria, es poder cargar un programa en la memoria flash externa utilizando otro microcontrolador para que pueda ser leído por el DSP. Esto dado que el DSP elegido no posee memoria interna para almacenar un programa(memoria flash o EEPROM de mayor capacidad).

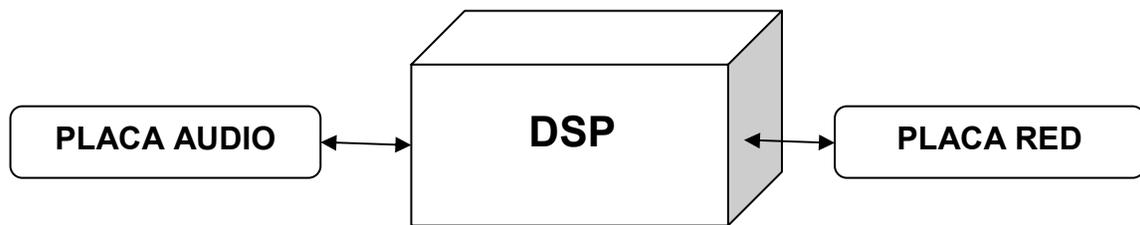


Figura 1: Diagrama en bloques sistema

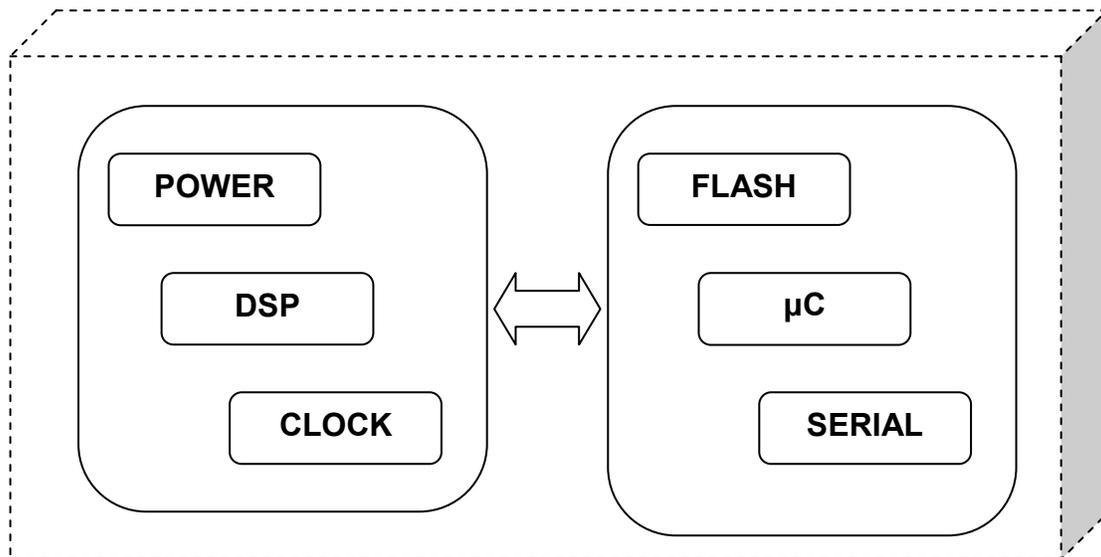


Figura 2: Diagrama en bloques interno

Bloque Principal

Como se dijo anteriormente este bloque está compuesto por la parte de alimentación, el reloj y el DSP propiamente tal.

El DSP escogido es el TMS320C6722 de Texas Instruments debido a que pertenece a la familia C6000 de alto desempeño, tiene dos puertos McASP(Multichannel Audio Serial Port) lo que permite conectar la placa de audio descrita anteriormente. Además, posee dos puertos SPI lo que permite conectar simultáneamente el bloque de comunicación externo Ethernet y la memoria Flash SPI externa.

En lo que concierne a este trabajo, se debe especificar los aspectos necesarios para el correcto funcionamiento del DSP, por ello es que uno de los partes que hay que tener especial cuidado es la fuente del DSP. Antes de esto se deben utilizar condensadores de desacoplamiento en el DSP, para ello se muestra la regla general de la disposición física de los condensadores en el PCB.

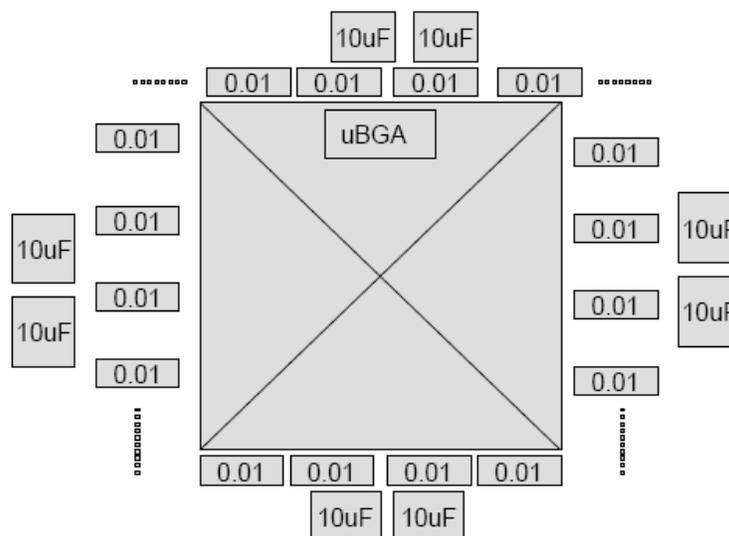


Figura 3: Regla de general para Desacoplamiento

Por recomendación del fabricante se deben utilizar los condensadores de desacoplamiento del I/O en la parte superior del PCB y los del Núcleo(Core) en la parte inferior del PCB. En ambos casos se deben utilizar una mezcla de pequeños(100nF), medianos(220nF) y más grandes(10µF) condensadores.

Suponiendo que se utiliza el empaquetado 0603 para los condensadores, se recomienda usar al menos 6 condensadores pequeños, 6 medianos y 4 grandes para la fuente del Core y 12 pequeños, 12 medianos y 4 grandes para la fuente de I/O.

Esto se puede ver en el esquemático de esta parte del DSP:

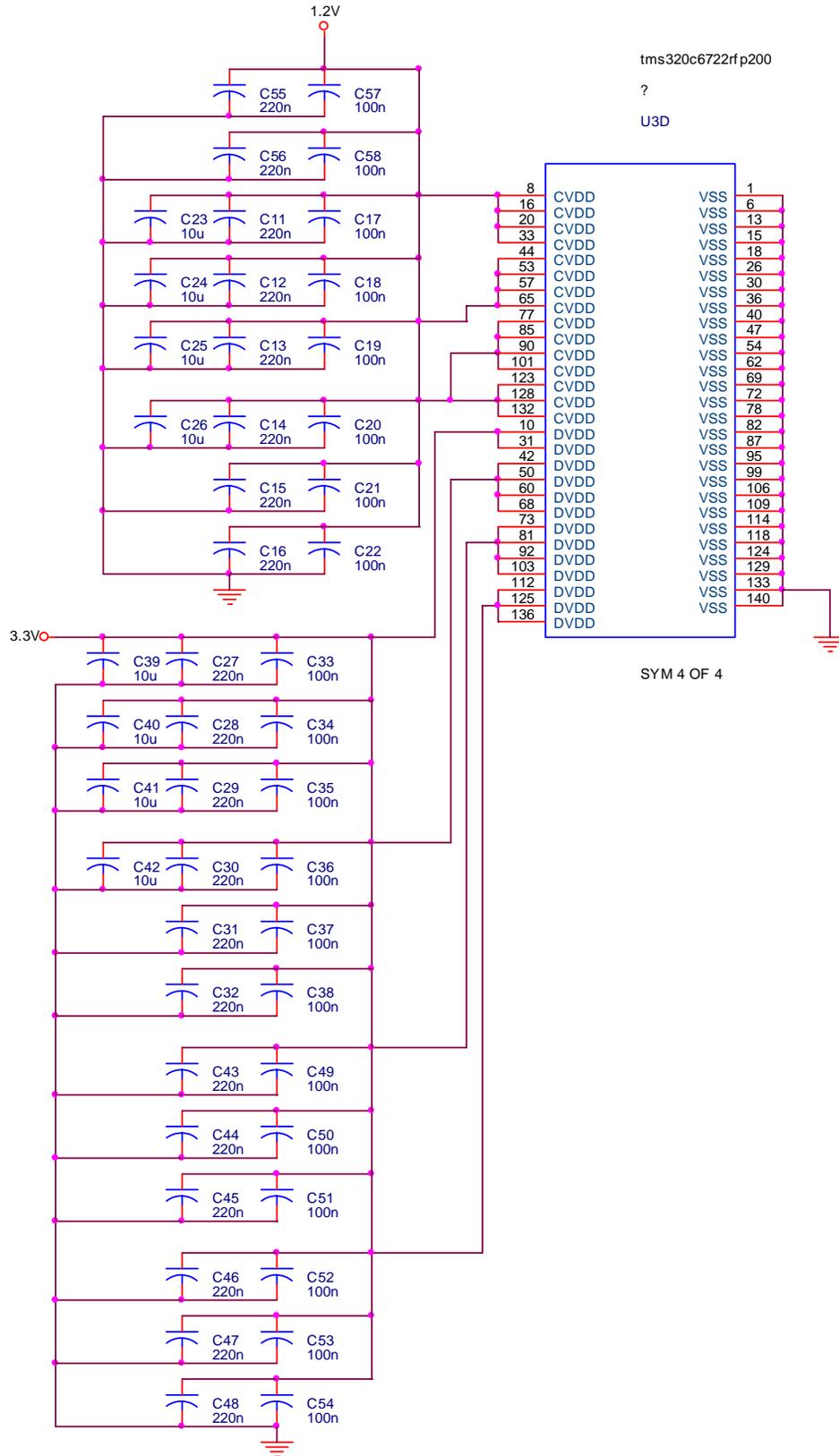


Figura 4: Esquemático Parte 1

La alimentación corresponde a un regulador de voltaje LDO (Low Drop-Out), de dos salidas. El regulador es el TPS70345 de Texas Instruments de salida de 3.3V para los periféricos del DSP y de 1.2V para el núcleo(Core). El voltaje de entrada al regulador debe ser de 5V.

El siguiente esquemático muestra la conexión del regulador de voltaje con el DSP:

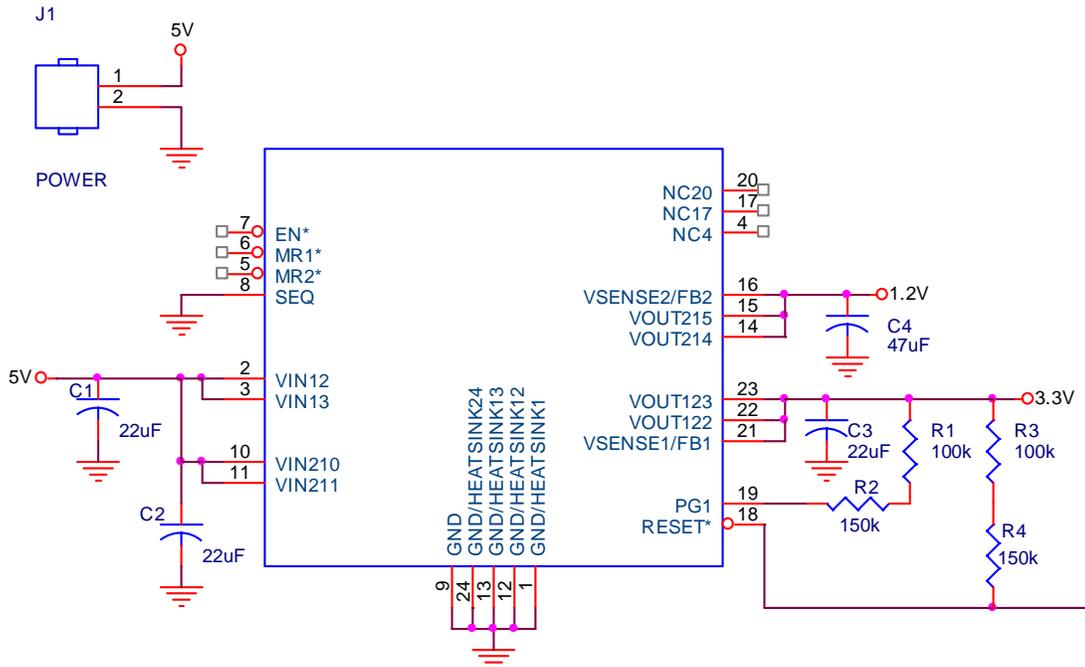


Figura 5: Esquemático Parte 2

El regulador tiene un pin de RESET el cual permite darle el pulso de RESET al DSP cuando el voltaje en ambas salidas es estable.

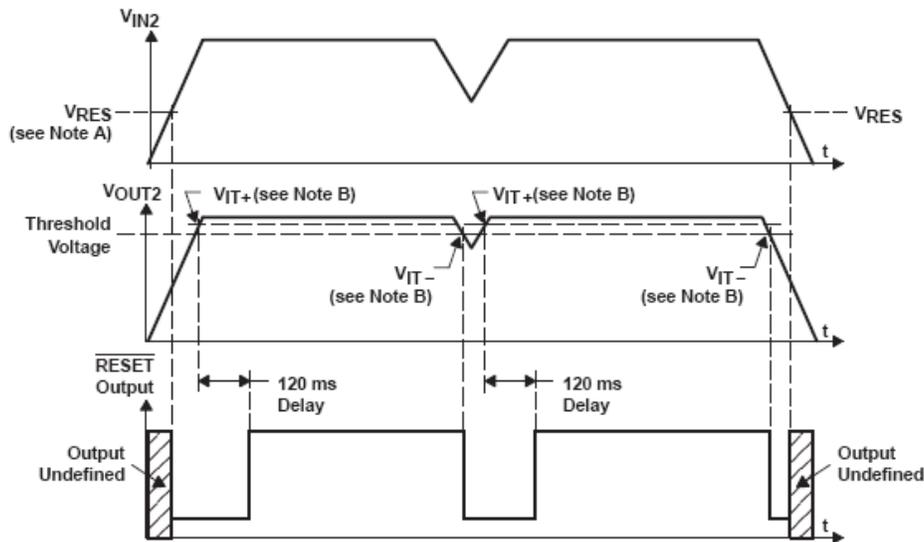
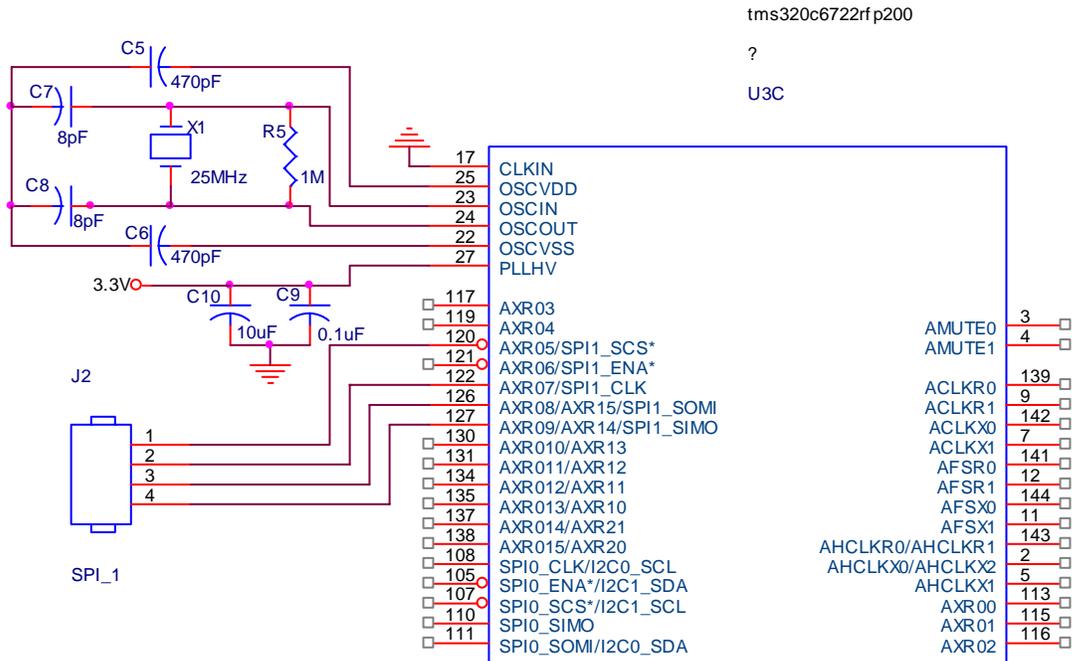


Figura 6: Diagrama de tiempo(RESET)

A su vez, la etapa del Reloj consta de un cristal oscilador de 25MHz que junto a la función PLL del DSP, el reloj efectivo del DSP puede llegar hasta los 200MHz.



SYM 3 OF 4

Figura 7: Esquemático Parte 3

En el esquemático anterior también se puede ver el conector SPI que va hacia el bloque de memoria. El otro puerto SPI está destinado al bloque de comunicación Ethernet.

Bloque de Memoria

El bloque de memoria consta básicamente de un microcontrolador, una memoria Flash y un transceiver serial.

Como se utiliza el bus SPI, este tiene la particularidad de conectar varios dispositivos al bus SPI teniendo un dispositivo maestro(un microcontrolador, por ejemplo) y varios esclavos, los cuales se activan con un pin de Chip Select(CS) para cada dispositivo. Esto se puede ver en la siguiente figura:

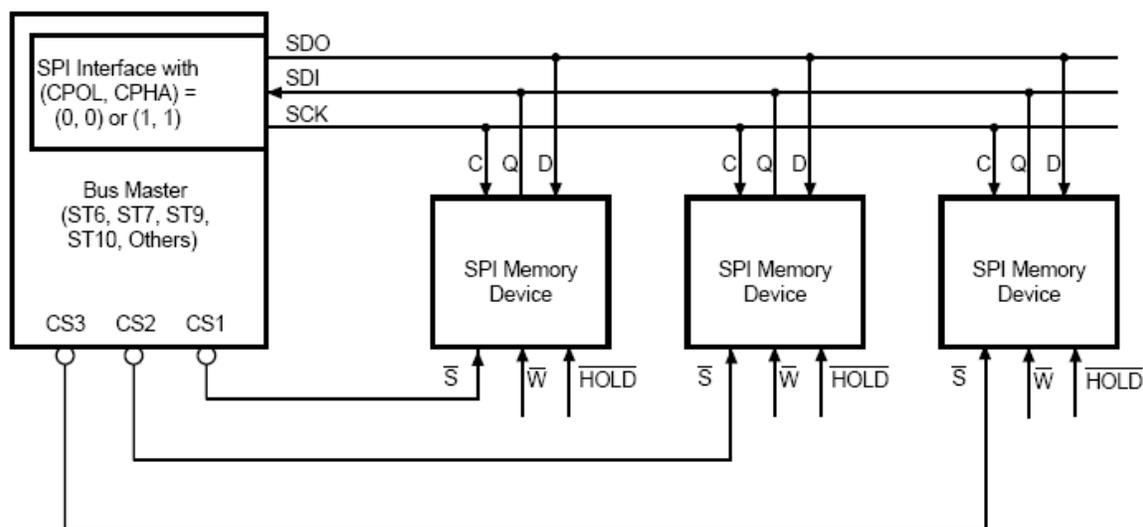


Figura 8: Bus SPI (Maestro-Eslavos)

Entonces, se utilizará el microcontrolador como maestro y la memoria flash como esclavo. La memoria flash se programará con la información que llega desde el puerto serial hacia el microcontrolador y este la cargará en la memoria flash.

Dado que el bus se comunicará con el SPI del DSP, es necesario usar líneas de 3.3V al igual que el DSP, por ello es que se utilizó un microcontrolador que trabajara a ese voltaje, como es el caso del PIC18LF252 de Microchip. Además, gracias a que este tipo de microcontrolador posee ICSP(In-Circuit Serial Programming) con lo que puede ser programado directamente en el PCB, pudiendo utilizar un empaquetado de montaje superficial.

Este microcontrolador tiene un reloj efectivo de 25MHz, obtenidos de un cristal oscilador.

La memoria flash SPI es la M25P40 de STMicroelectronics con capacidad de 4Mbit y soporta un bus SPI de hasta 40MHz. Opera entre 2.7 y 3.6V por lo que es apropiada para el circuito.

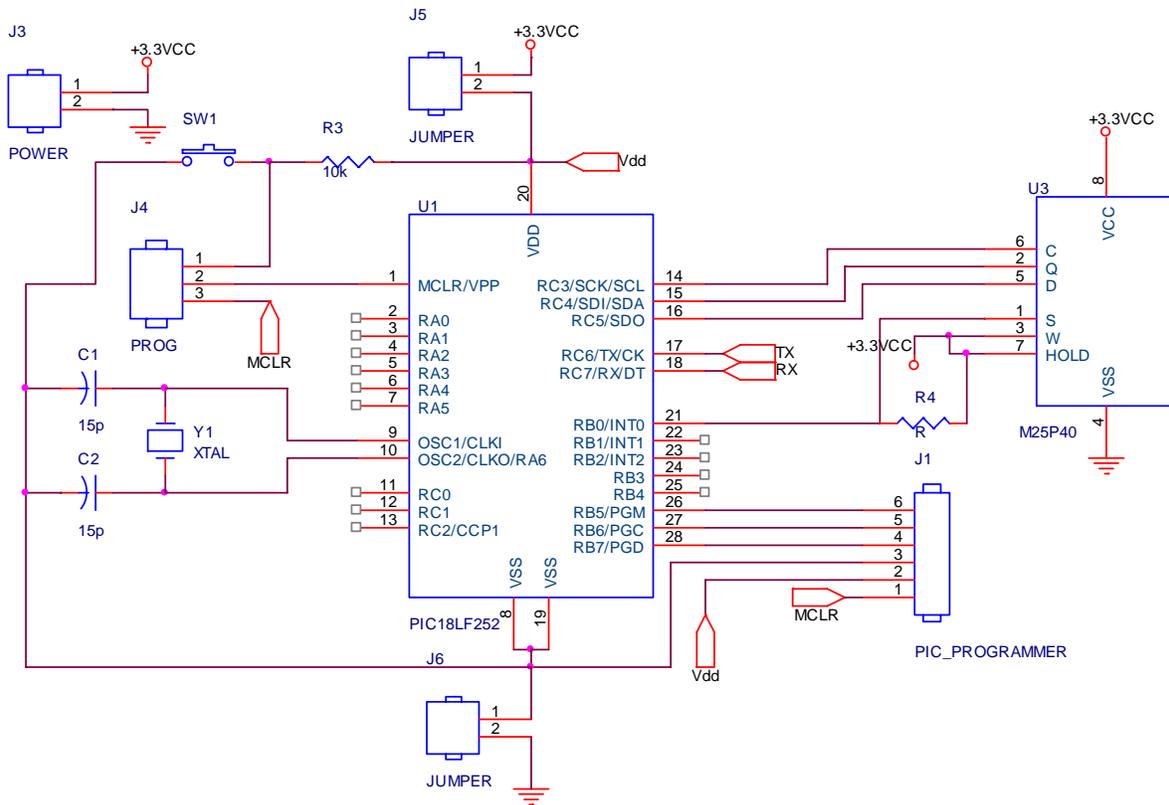


Figura 9: Esquemático PicLoader Parte 1

El transceiver serial utilizado es el MAX3221 de Texas Instruments, con esto se logra la comunicación serial con un computador a los niveles de voltaje adecuados tanto para el microcontrolador como para el computador.

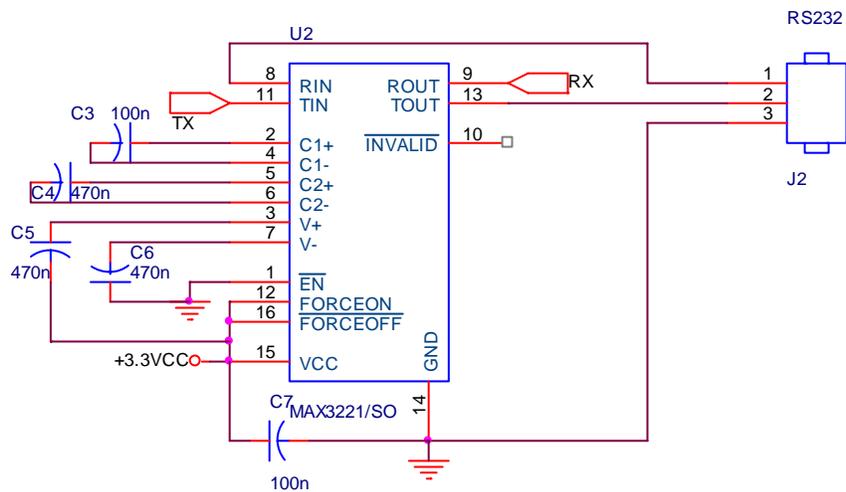


Figura 10: Esquemático PicLoader Parte 2

Layout

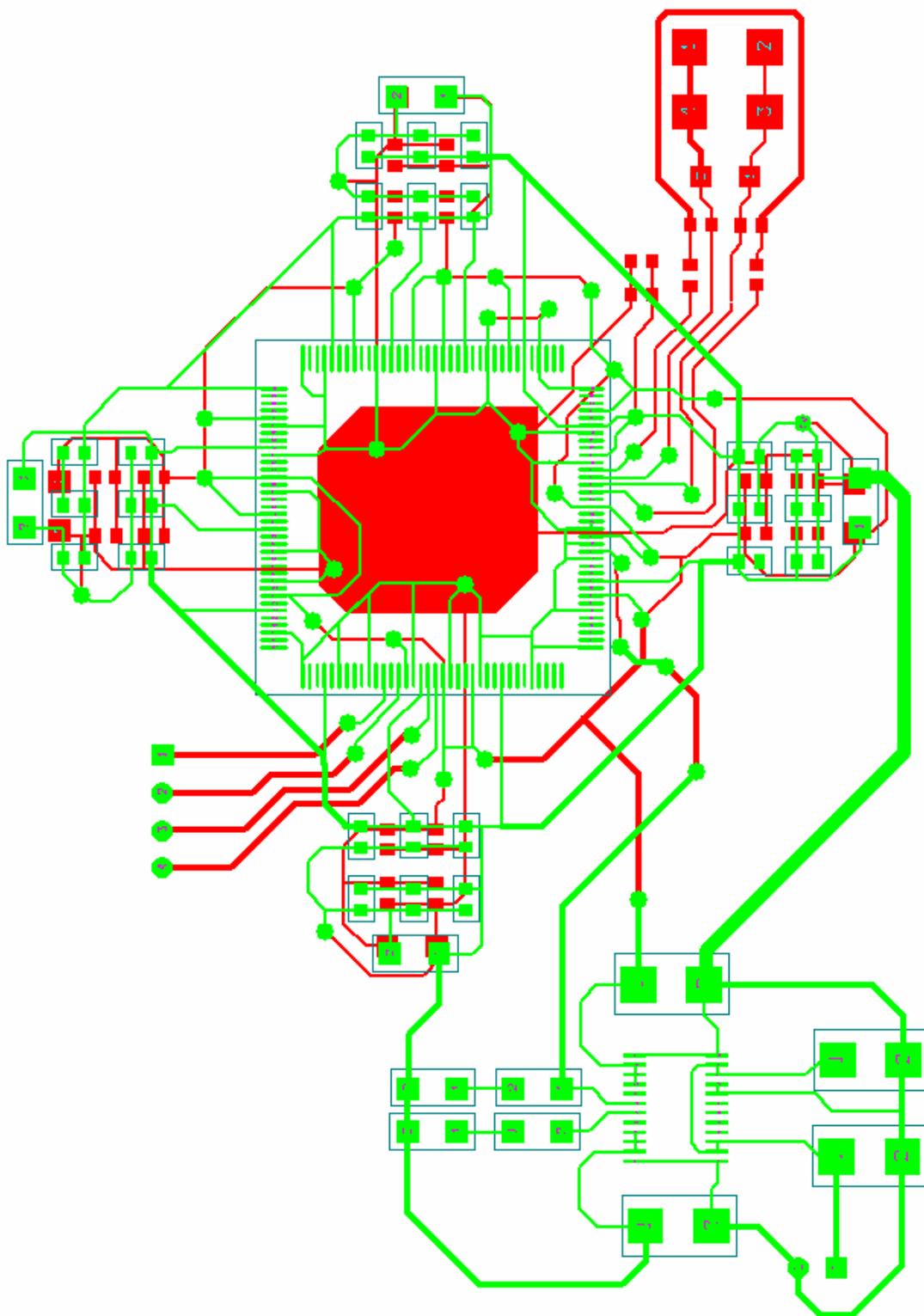


Figura 11: PCB Layout Placa DSP

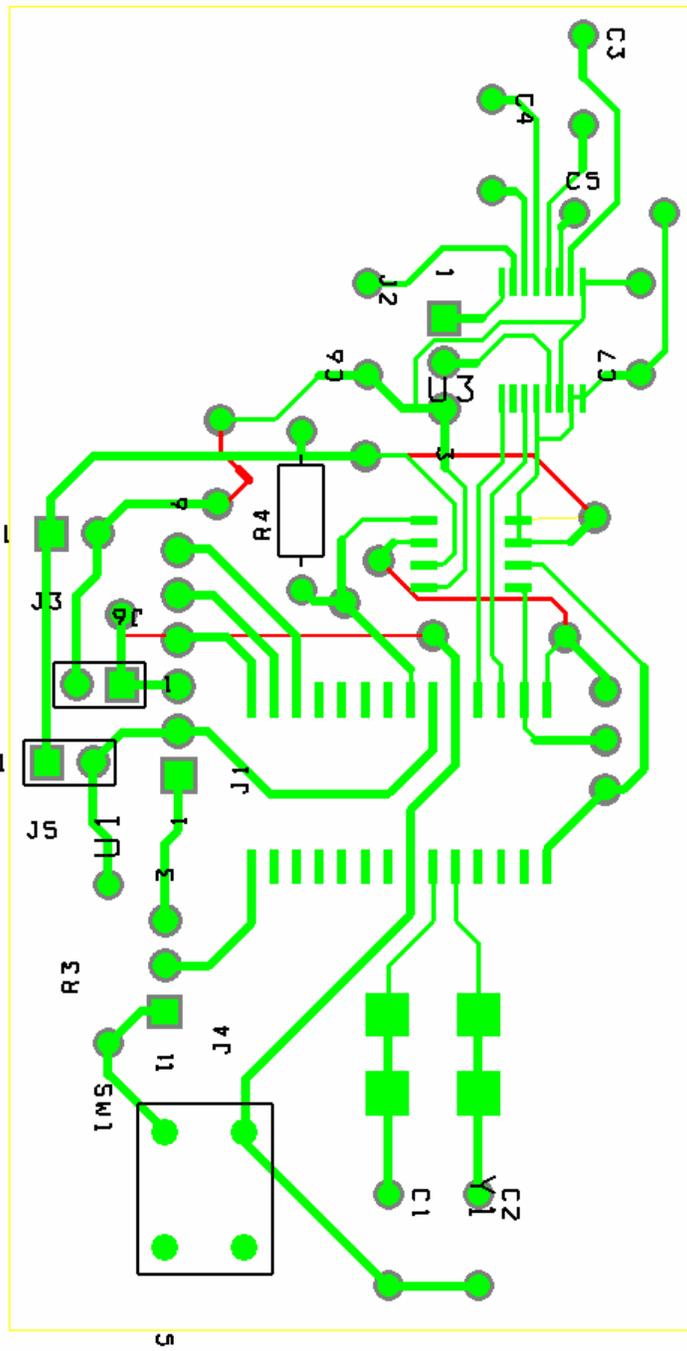


Figura 12: PCB Layout Placa PicLoader

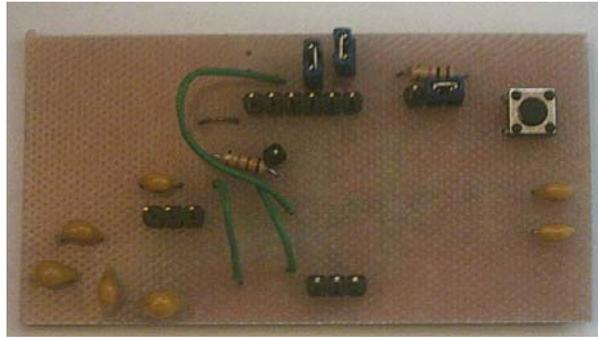


Figura 13: Imagen Placa PicLoader(Superior)

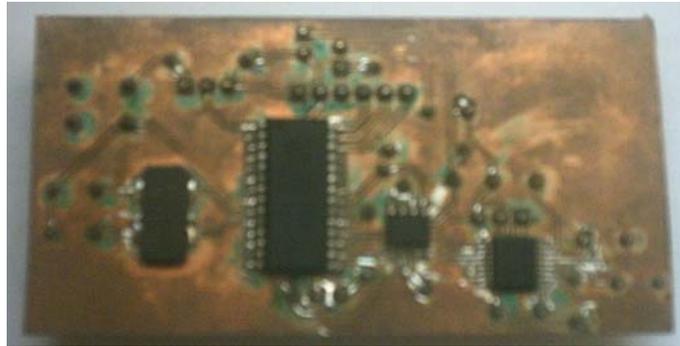


Figura 14: Imagen Placa PicLoader(Inferior)