

Compensador de Adelanto de Fase

$$G_c(s) = K_c \alpha \frac{Ts + 1}{\alpha Ts + 1} = K_c \frac{\left(s + \frac{1}{T}\right)}{\left(s + \frac{1}{\alpha T}\right)} \quad 0 < \alpha < 1$$

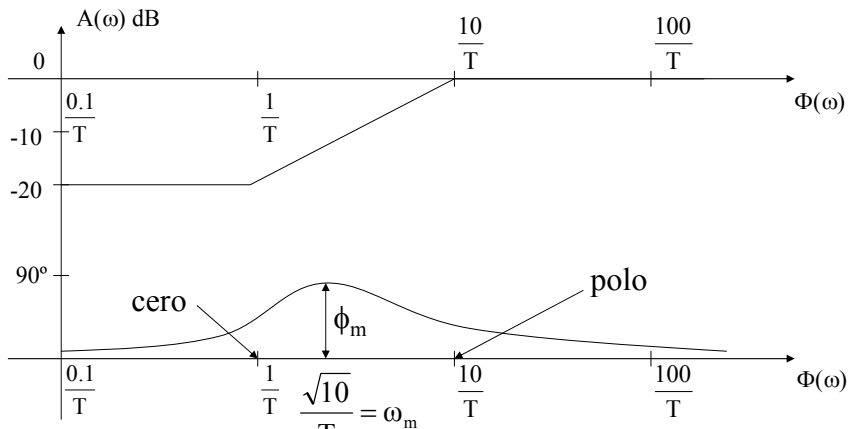
$$\text{polo} = -\frac{1}{\alpha T} \quad \text{cero} = -\frac{1}{T}$$

$$\text{Margen de fase máximo} = \phi_{\max} = \arcsin\left(\frac{1-\alpha}{1+\alpha}\right) \quad \omega_m = \frac{1}{\sqrt{\alpha}T}$$

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

Compensador de Adelanto de Fase

- Diagrama de Bode, si $\alpha=0.1$



D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

$$20 \log \left(\frac{1}{\sqrt{\alpha}} \right) = \text{Ganancia del controlador en:}$$

$$\omega_m = \frac{1}{\sqrt{\alpha} T}$$

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

Compensador de Retraso de Fase

$$G_c(s) = K_c \beta \frac{Ts + 1}{\beta Ts + 1} = K_c \frac{\left(s + \frac{1}{T} \right)}{\left(s + \frac{1}{\beta T} \right)} \quad \beta > 1$$

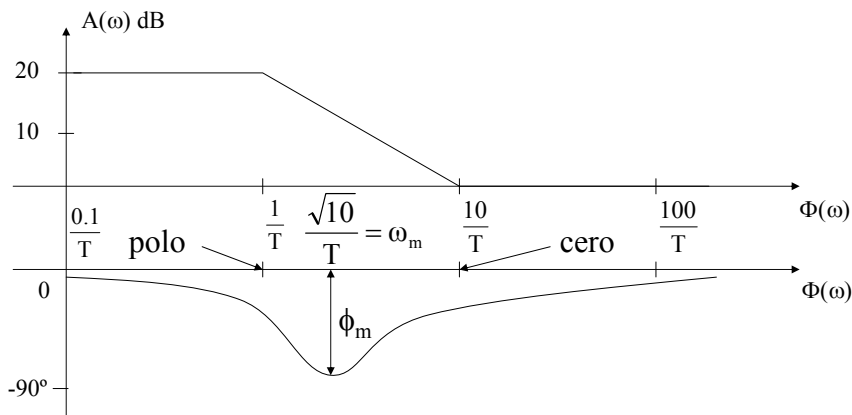
$$\text{polo} = -\frac{1}{\beta T} \quad \text{cero} = -\frac{1}{T}$$

$$\text{Margen de fase máximo} = \phi_{\max} = \arcsin \left(\frac{1 - \alpha}{1 + \alpha} \right) \quad \omega_m = \frac{1}{\sqrt{\beta} T}$$

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

Compensador de Retraso de Fase

- Diagrama de Bode, si $\beta=10$.



D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

Procedimiento de diseño de un controlador de adelanto de fase

1) Compensador

$$G_c(s) = \frac{K\alpha(Ts + 1)}{(\alpha Ts + 1)} \quad 0 < \alpha < 1$$

con $K_C = K\alpha$

La función de lazo abierto del sistema compensado queda:

$$G_c(s)G(s) = \frac{Ts + 1}{\alpha Ts + 1} KG(s) = \frac{Ts + 1}{\alpha Ts + 1} G_1(s)$$

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

Procedimiento de diseño de un controlador de adelanto de fase

- 1) Determinar la ganancia K con el requisito de error estático.
- 2) Utilizando K, trace el diagrama de Bode de $G_1(j\omega)$ del sistema no compensado. Evalúe el margen de fase.
- 3) Determine el ángulo de adelanto de fase ϕ necesario para agregarlo al sistema.

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

Procedimiento de diseño de un controlador de adelanto de fase

- 4) Determine α con $\sin(\phi_m) = \frac{1-\alpha}{1+\alpha}$ $\phi_m = \phi + 5^\circ (12^\circ)$

- 5) Determine ω tal que $G_1(j\omega) = -20 \log\left(\frac{1}{\sqrt{\alpha}}\right)$

- 6) Seleccione esta frecuencia como la nueva frecuencia de cruce de ganancia (se determina T).

$$\omega_m = \frac{1}{\sqrt{\alpha}T}$$

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

Procedimiento de diseño de un controlador de adelanto de fase

7) Determine las frecuencias del compensador

$$\text{polo} = \frac{1}{\alpha T} \quad \text{cero} = \frac{1}{T}$$

8) Usando K y α , calcular

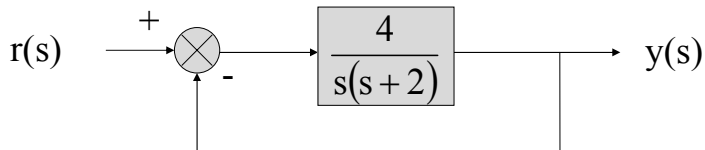
$$K_c = \frac{K}{\alpha}$$

9) Verificar que el Margen de Ganancia es satisfactorio.

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

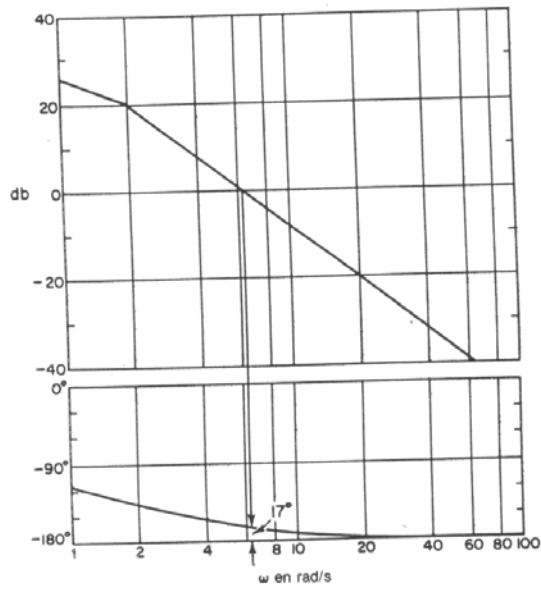
Ejemplo

- Se desea diseñar un compensador para el sistema tal que $K_V = 20 \text{ s}^{-1}$, $M.F. \geq 50^\circ$ y $M.G. \geq 10 \text{ dB}$.

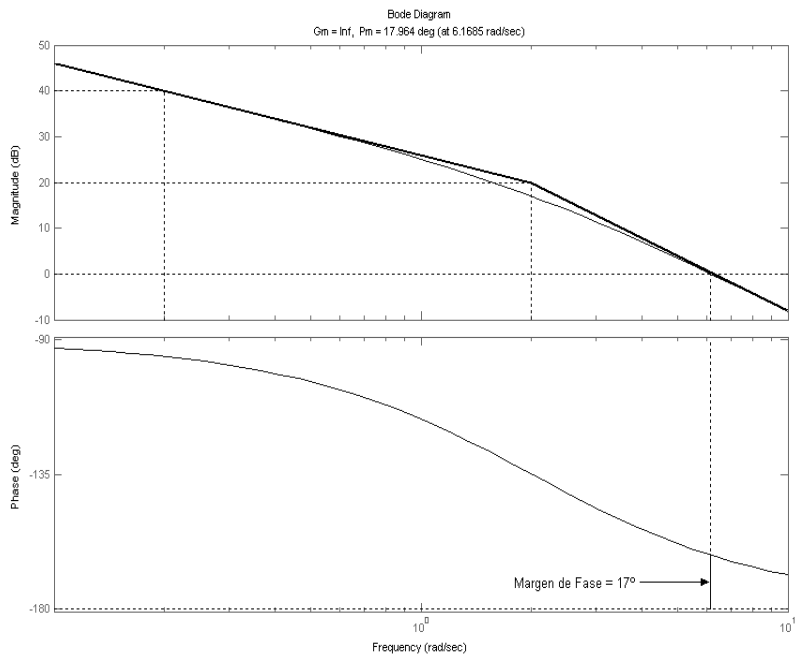


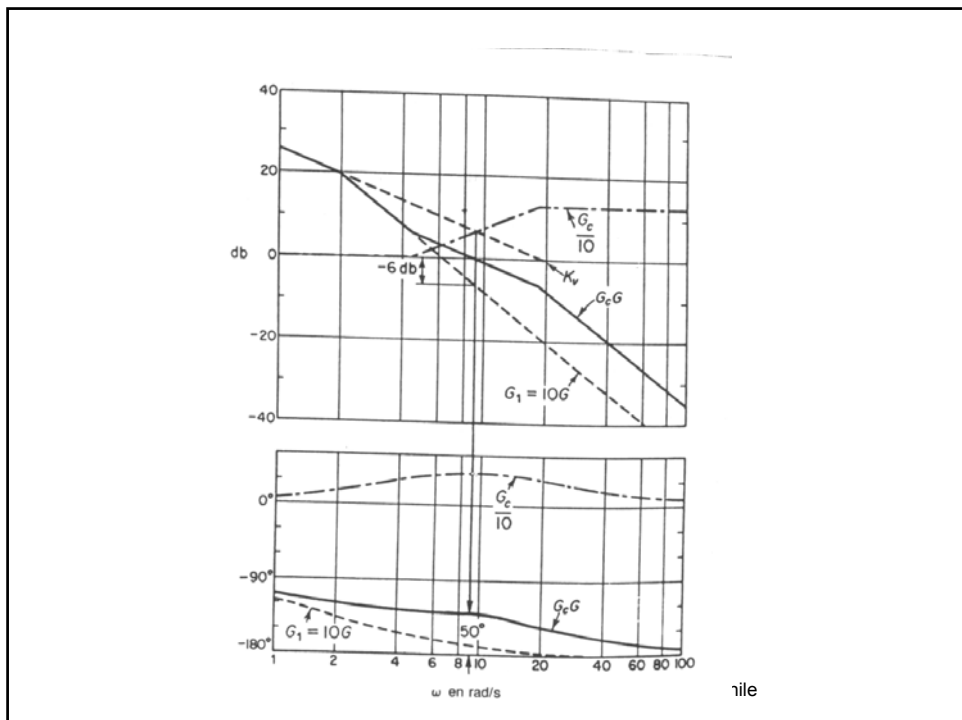
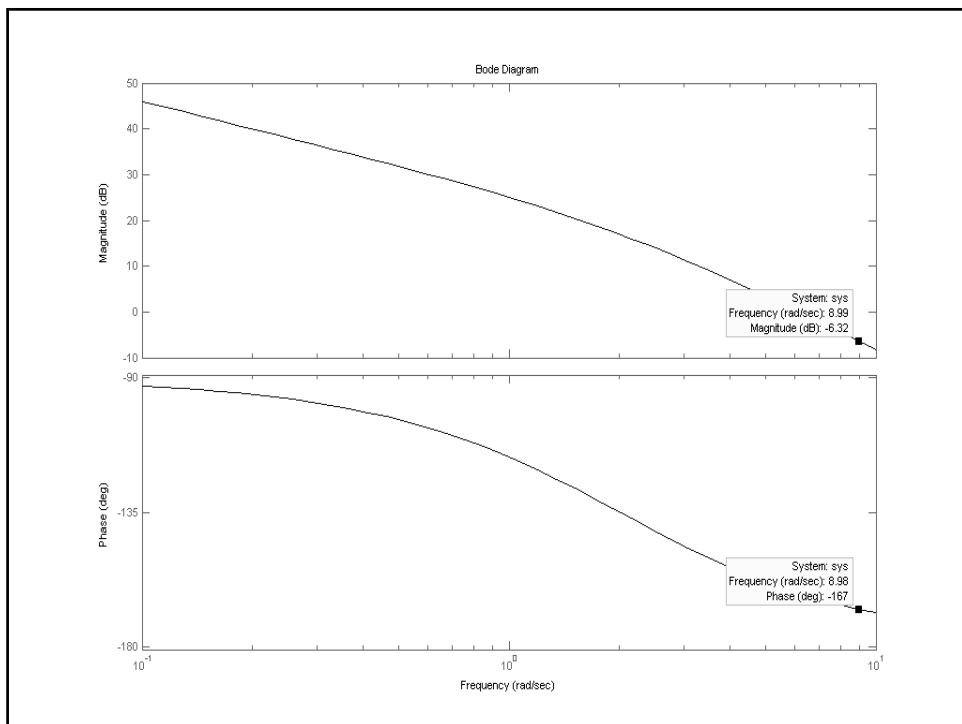
Compensador $G_c(s) = K_c \alpha \frac{(Ts+1)}{(\alpha Ts+1)}$

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile



D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile





Procedimiento de diseño de un controlador de atraso de fase

1) Compensador:

$$G_c(s) = K_c \beta \frac{T_s + 1}{\beta T_s + 1}$$

$$G_c(s)G(s) = K_c \beta \frac{T_s + 1}{\beta T_s + 1} G_1(s)$$

$$G_1(s) = KG(s)$$

$$K = K_c \beta$$

Determinar K para satisfacer los requerimientos de K_v .

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

Procedimiento de diseño de un controlador de atraso de fase

2) Si el sistema $G_1(j\omega)$ no satisface las especificaciones de M.F. y M.G., encuentre ω donde el ángulo de la fase de la función de transferencia en el lazo abierto es igual a $(-180^\circ + \text{M.F.})$ requerido.

Elija esta frecuencia como la nueva frecuencia de cruce de ganancia.

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

Procedimiento de diseño de un controlador de atraso de fase

3) Elegir la frecuencia $\omega = \frac{1}{T}$ (cero de G_C) una

octava a una década por debajo de la nueva frecuencia de cruce de ganancia.

4) Determine la atenuación necesaria para bajar la curva de magnitud a 0 dB en la nueva frecuencia de cruce de ganancia.

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

Procedimiento de diseño de un controlador de atraso de fase

Note que esta atenuación es de $-20 \log(\beta)$, determine el valor de β .

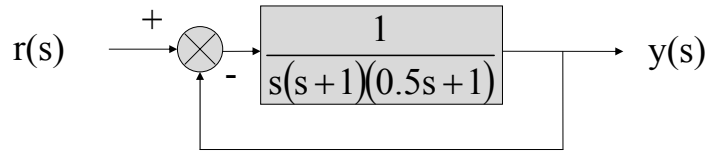
Luego, la otra frecuencia es $\omega = \frac{1}{\beta T}$ (polo de G_C).

5) Finalmente, usando β y K_c calcule la expresión del controlador.

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

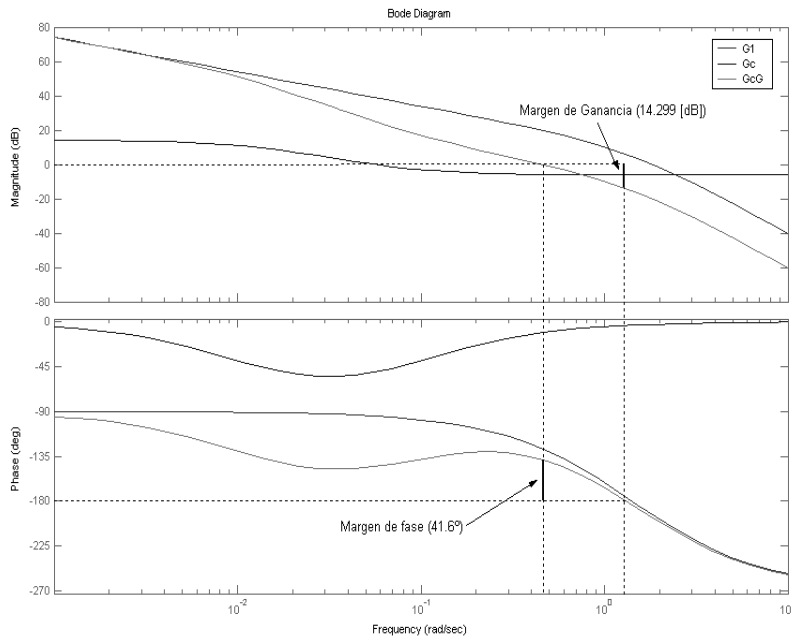
Ejemplo

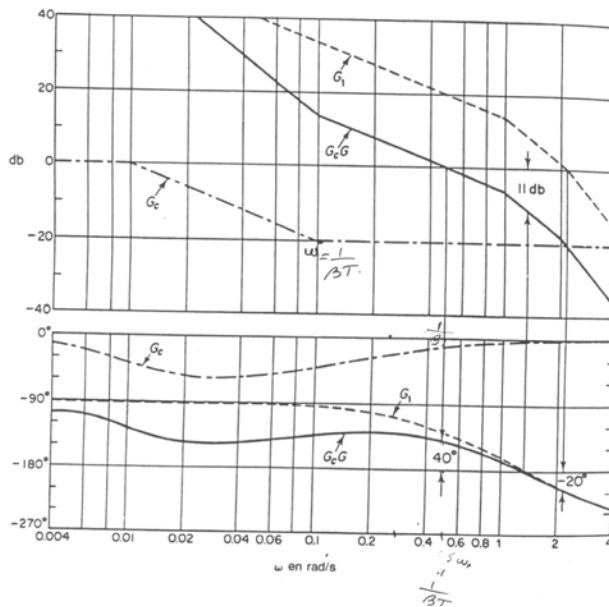
- Se desea compensar el sistema tal que $K_v = 5 \text{ [s}^{-1}\text{]}$, M.F. $\geq 40^\circ$ y M.G. $\geq 10 \text{ [dB]}$.



$$G_c(s) = K_c \beta \frac{Ts + 1}{\beta Ts + 1}$$

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile





D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

Método de diseño de controladores discretos en el dominio de la frecuencia.

- Obtener $G(z)$.

- Aplicar transformada bilineal.
$$z = \frac{1 + \frac{T}{2}w}{1 - \frac{T}{2}w}$$

$$G(w) \approx G(z) \Big|_{z = \frac{1 + \frac{T}{2}w}{1 - \frac{T}{2}w}}$$

- Generar $G(j\omega) = G(w)|_{w=j\omega}$

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

Método de diseño de controladores discreto en el dominio de la frecuencia.

- Graficar el Diagrama de Bode de $G(j\omega)$ para calcular los márgenes de ganancia y de fase.
- Encontrar la ganancia K que satisface K_v .
- Determinar los polos y ceros del controlador $G_D(w)$, similar al procedimiento para sistemas continuos.

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

Método de diseño de controladores discretos en el dominio de la frecuencia.

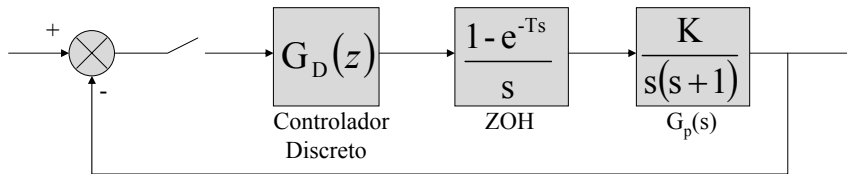
- Transformar $G_D(w)$ a $G_D(z)$. Usando la misma definición anterior, pero ahora en forma inversa.

$$G_D(z) = G_D(w) \Big|_{w = \frac{2(z-1)}{T(z+1)}}$$

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile

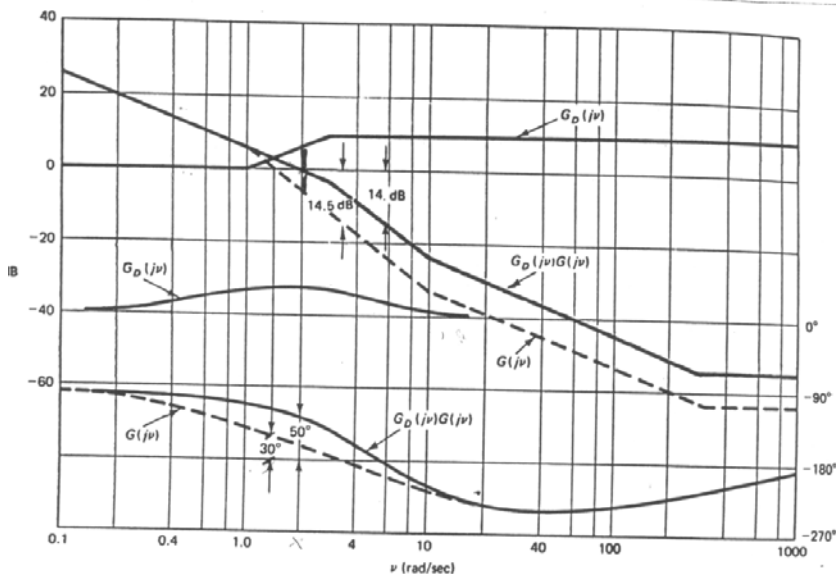
Método de diseño de controladores discretos en el dominio de la frecuencia.

- Ejemplo:

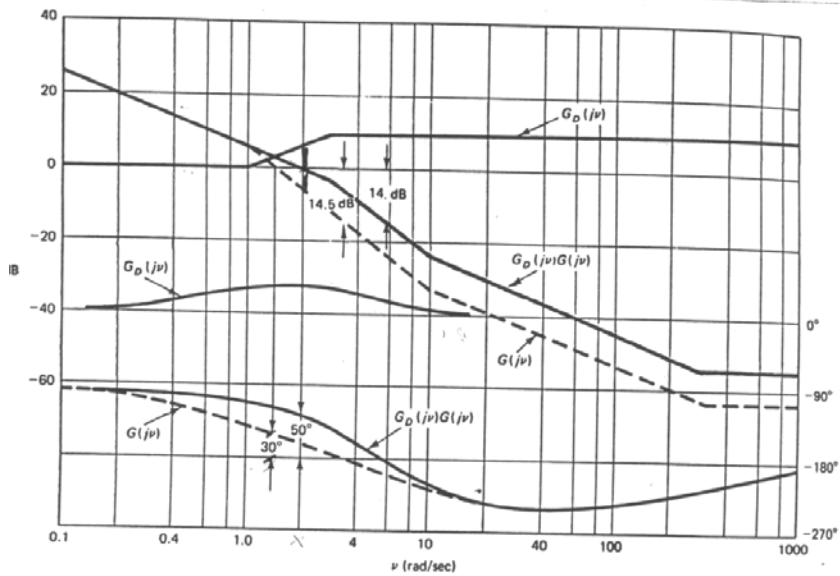


Diseñar un controlador digital en el plano ω tal que el
M.F.=50°, M.G.=10 [dB] y $K_v=2s^{-1}$, con $T=0.2$.

D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile



D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile



D.Saez. Arch23. EL42D Control de Sistemas. U. de Chile